

OPA188 高精度、低噪声、轨至轨输出、36V、零漂移 运算放大器

1 特性

- 低失调电压：25 μ V（最大值）
- 零漂移：0.03 μ V/ $^{\circ}$ C
- 低噪声：8.8 nV/ $\sqrt{\text{Hz}}$
 - 0.1Hz 至 10Hz 噪声：0.25 μ V_{pp}
- 出色的 DC 精度：
 - 电源抑制比 (PSRR)：142dB
 - 共模抑制比 (CMRR)：146dB
 - 开环路增益：136dB
- 增益带宽：2MHz
- 静态电流：510 μ A（最大值）
- 宽电源电压： $\pm$ 2V 至 $\pm$ 18V
- 轨至轨输出
- 输入包括负电源轨
- 已过滤射频干扰 (RFI) 的输入
- 微型尺寸封装

2 应用

- 桥式放大器
- 应力计
- 传感器 应用
- 温度测量
- 电子称
- 医疗仪表
- 电阻温度检测器

3 说明

OPA188 运算放大器采用 TI 的专有自动归零技术，以提供低失调电压（最大为 25 μ V）并随时间推移和温度变化而实现接近零漂移的性能。此高精度低静态电流微型放大器提供高输入阻抗和摆幅为电源轨 15mV 之内的轨到轨输出。输入共模范围包括负电源轨。单电源或双电源可在 4V 至 36V ($\pm$ 2V 至 $\pm$ 18V) 范围内使用。

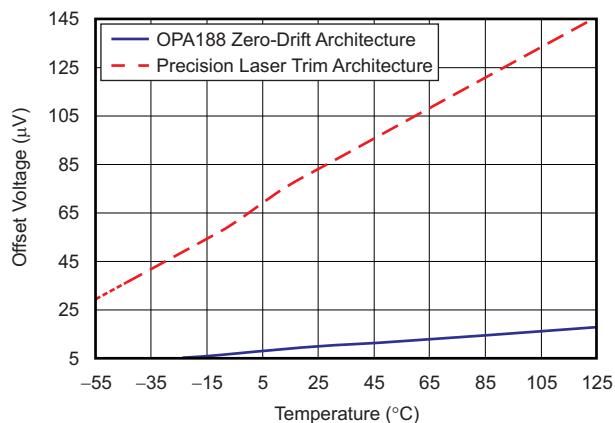
单通道版本采用微型 SOT-23-5、MSOP-8 和 SO-8 封装。所有版本的额定工作温度范围均为 -40 $^{\circ}$ C 至 +125 $^{\circ}$ C。

器件信息⁽¹⁾

器件型号	封装	封装尺寸（标称值）
OPA188	SOIC (8)	4.90mm x 3.91mm
	SOT-23 (5)	2.90mm x 1.60mm
	VSSOP (8)	3.00mm x 3.00mm

(1) 要了解所有可用封装，请参阅数据表末尾的封装选项附录。

采用自动归零技术实现超低温漂移



目录

1	特性	1	8.3	特性 说明	17
2	应用	1	8.4	器件功能模式	20
3	说明	1	9	应用和实现	21
4	修订历史记录	2	9.1	应用信息	21
5	器件比较表	3	9.2	典型 应用	21
	5.1 产品系列比较	3	10	电源相关建议	25
6	引脚配置和功能	4	11	布局	26
7	规格	5		11.1 布局准则	26
	7.1 绝对最大额定值	5		11.2 布局示例	26
	7.2 ESD 额定值	5	12	器件和文档支持	27
	7.3 建议的工作条件	5		12.1 器件支持	27
	7.4 热性能信息	5		12.2 文档支持	27
	7.5 电气特性: 高电压运行	6		12.3 接收文档更新通知	27
	7.6 电气特性: 低电压运行	7		12.4 社区资源	27
	7.7 典型特性: 图形列表	8		12.5 商标	28
	7.8 典型特性	9		12.6 静电放电警告	28
8	详细 说明	16		12.7 Glossary	28
	8.1 概述	16	13	机械、封装和可订购信息	28
	8.2 功能框图	16			

4 修订历史记录

注: 之前版本的页码可能与当前版本有所不同。

Changes from Revision A (March 2013) to Revision B	Page
• 添加了器件信息, 器件比较, ESD 额定值和建议运行条件表, 详细 说明, 应用 和 实施, 电源相关建议, 布局, 器件和文档支持以及机械、封装和可订购信息部分	1
• 删除了“封装信息”表; 所有信息现已可从数据手册末尾的封装选项附录中获得	3
• 更改了“电气特性”中过热测试条件的输入偏置电流 最大值	6
• 更改了“电气特性”中过热测试条件的输入失调电流 最大值	6
• 更改了“电气特性”中的静态电流 值	6
• 更改了“电气特性”中过热测试条件的输入偏置电流 最大值	7
• 更改了“电气特性”中过热测试条件的输入失调电流 最大值	7
• 更改了“电气特性”中的静态电流 最大值	7

Changes from Original (March 2013) to Revision A	Page
• 已将文档状态更改为量产数据	1

5 器件比较表

5.1 产品系列比较

Table 1. 零漂移放大器产品系列

版本	产品	失调电压 (μV , 最大值)	失调电压漂移 ($\mu\text{V}/^\circ\text{C}$, 最大值)	带宽 (MHz)	输入电压噪声 (μV_{PP} , $f = 0.1\text{Hz}$ 至 10Hz)
单通道	OPA188 (4V 至 36V)	± 25	± 0.085	2	0.25
	OPA333 (5V)	± 10	± 0.05	0.35	1.1
	OPA378 (5V)	± 50	± 0.25	0.9	0.4
	OPA735 (12V)	± 5	± 0.05	1.6	2.5
双通道	OPA2188 (4V 至 36V)	± 25	± 0.085	2	0.25
	OPA2333 (5V)	± 10	± 0.05	0.35	1.1
	OPA2378 (5V)	± 50	± 0.25	0.9	0.4
	OPA2735 (12V)	± 5	± 0.05	1.6	2.5
四通道	OPA4330 (5V)	± 50	± 0.25	0.35	1.1

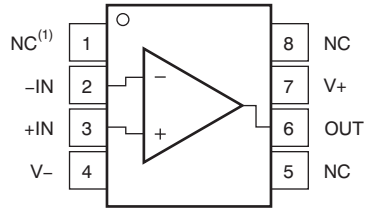
OPA188

ZHCSB21B – MARCH 2013–REVISED SEPTEMBER 2016

www.ti.com.cn

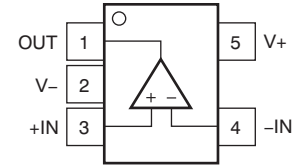
6 引脚配置和功能

OPA188 D 和 DGK 封装
8 引脚 SOIC 和 8 引脚 VSSOP
俯视图



(1) NC = 无连接。

OPA188 DBV 封装
5 引脚 SOT-23
俯视图



引脚功能

引脚			I/O	说明
名称	D、DGK	DBV		
+IN	3	3	I	同相输入
-IN	2	4	I	反相输入
NC	1、5、8	—	—	没有与内部电路连接 (可以悬空)
OUT	6	1	O	输出
V+	7	5	—	正电源 (最高)
V-	4	2	—	负电源 (最低)

7 规格

7.1 绝对最大额定值

在自然通风温度范围内测得（除非另有说明）⁽¹⁾

			最小值	最大值	单位
电压	电源	双电源		±20	V
		单电源		40	
	信号输入引脚 ⁽²⁾		(V-) - 0.5	(V+) + 0.5	
		差分		±0.7	
电流	信号输入引脚 ⁽²⁾			±10	mA
	输出短路 ⁽³⁾			连续	
温度	工作温度 ⁽⁴⁾ , T _A		-55	150	°C
	结温, T _J			150	
	存储温度, T _{stg}		-65	150	

(1) 超出绝对最大额定值下列值的应力可能会对器件造成永久损坏。这些仅为在应力额定值下的工作情况，对于额定值下器件的功能性操作以及在超出**建议的工作条件**下的任何其它操作，在此并未说明。长时间运行在最大绝对额定条件下会影响器件可靠性。

(2) 输入端子被二极管钳制至电源轨。对于摆幅可能超过电源轨 0.5V 的输入信号，应将其电流限制为 10mA 或者更低。

(3) 接地短路、对 V- 短路或对 V+ 短路。

(4) 提供的器件任何时候都不超过最大结温 (T_J)。

7.2 ESD 额定值

		值	单位
V _(ESD) 静电放电	人体放电模式 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	±1500	V
	充电器件模式 (CDM), 符合 JEDEC 规范 JESD22-C101 ⁽²⁾	±1000	

(1) JEDEC 文档 JEP155 规定：500V HBM 能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 规定：250V CDM 能够在标准 ESD 控制流程下安全生产。

7.3 建议的工作条件

在自然通风温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
V _S 工作电压范围	双电源	±2		±18	V
	单电源	4		36	
T _A 额定温度范围		-40		125	°C

7.4 热性能信息

热指标 ⁽¹⁾		OPA188			单位
		D (SO)	DBV (SOT23)	DGK (MSOP)	
		8 引脚	5 引脚	8 引脚	
R _{θJA}	结至环境热阻	122.0	158.8	180.4	°C/W
R _{θJC(top)}	结至外壳（顶部）热阻	68.5	60.7	67.9	°C/W
R _{θJB}	结至电路板热阻	63.5	44.8	102.1	°C/W
ψ _{JT}	结至顶部的特征参数	13.7	1.6	10.4	°C/W
ψ _{JB}	结至电路板的特征参数	62.8	44.2	100.3	°C/W
R _{θJC(bot)}	结至外壳（底部）热阻	不适用	不适用	不适用	°C/W

(1) 有关传统和新热指标的更多信息，请参阅《半导体和 IC 封装热指标》应用报告，SPRA953。

OPA188

ZHCSB21B – MARCH 2013–REVISED SEPTEMBER 2016

www.ti.com.cn

7.5 电气特性：高电压运行

$T_A = +25^\circ\text{C}$, $V_S = \pm 4\text{V}$ 至 $\pm 18\text{V}$ ($V_S = 8\text{V}$ 至 36V), $R_L = 10\text{k}\Omega$ (连接至 $V_S/2^{(1)}$), $V_{CM} = V_{OUT} = V_S/2^{(1)}$ (除非另有说明)

参数	条件	最小值	典型值	最大值	单位
失调电压					
V_{OS} 输入失调电压			± 6	± 25	μV
	$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$		± 0.03	± 0.085	$\mu\text{V}/^\circ\text{C}$
PSRR 电源抑制比	$V_S = 4\text{V}$ 至 36V , $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$		± 0.075	± 0.3	$\mu\text{V}/\text{V}$
长期稳定性 ⁽²⁾			4		μV
输入偏置电流					
I_B 输入偏置电流	$V_{CM} = V_S/2$		± 160	± 1400	pA
	$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$			± 18	nA
I_{OS} 输入失调电流			± 320	± 2800	pA
	$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$			± 6	nA
噪声					
e_n 输入电压噪声	$f = 0.1\text{Hz}$ 至 10Hz		250		nV_{PP}
	$f = 0.1\text{Hz}$ 至 10Hz		40		nV_{rms}
输入电压噪声密度	$f = 1\text{kHz}$		8.8		$\text{nV}/\sqrt{\text{Hz}}$
i_n 输入电流噪声密度	$f = 1\text{kHz}$		7		$\text{fA}/\sqrt{\text{Hz}}$
输入电压范围					
V_{CM} 共模电压范围	$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$	V^-		$(V^+) - 1.5$	V
CMRR 共模抑制比	$(V^-) < V_{CM} < (V^+) - 1.5\text{V}$	120	134		dB
	$(V^-) + 0.5\text{V} < V_{CM} < (V^+) - 1.5\text{V}$, $V_S = \pm 18\text{V}$	130	146		dB
	$(V^-) + 0.5\text{V} < V_{CM} < (V^+) - 1.5\text{V}$, $V_S = \pm 18\text{V}$, $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$	120	126		dB
输入阻抗					
Z_{ID} 差分			100 6		$\text{M}\Omega \parallel \text{pF}$
Z_{IC} 共模			6 9.5		$10^{12}\Omega \parallel \text{pF}$
开环增益					
A_{OL} 开环电压增益	$(V^-) + 0.5\text{V} < V_O < (V^+) - 0.5\text{V}$	130	136		dB
	$(V^-) + 0.5\text{V} < V_O < (V^+) - 0.5\text{V}$, $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$	120	126		dB
频率响应					
GBW 增益带宽积			2		MHz
SR 压摆率	$G = +1$		0.8		$\text{V}/\mu\text{s}$
t_S 建立时间	0.1%	$V_S = \pm 18\text{V}$, $G = 1$, 10V 阶跃	20		μs
	0.01%	$V_S = \pm 18\text{V}$, $G = 1$, 10V 阶跃	27		μs
t_{OR} 过载恢复时间	$V_{IN} \times G = V_S$		1		μs
THD+N 总谐波失真 + 噪声	1kHz, $G = 1$, $V_{OUT} = 1\text{V}_{rms}$		0.0001%		
输出					
相对于电源轨的电压输出摆幅	空载		6	15	mV
	$R_L = 10\text{k}\Omega$		220	250	mV
	$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$		310	350	mV
I_{SC} 短路电流	灌电流		-18		mA
	源电流		16		mA
R_O 开环输出电阻	$f = 1\text{MHz}$, $I_O = 0$		120		Ω
C_{LOAD} 容性负载驱动			1		nF
电源					
I_Q 静态电流 (每个放大器)	$V_S = \pm 4\text{V}$ 至 $V_S = \pm 18\text{V}$		450	510	μA
	$I_O = 0\text{mA}$, $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$			600	μA

(1) $V_S/2$ = 中位电压。

(2) 在 125°C 下 1000 小时的寿命试验表明, 测量范围内的随机分布变化值限制在约 $4\mu\text{V}$ 。

7.6 电气特性：低电压运行

 $T_A = 25^\circ\text{C}$, $V_S = \pm 2\text{V}$ 至 $\pm 4\text{V}$ ($V_S = 4\text{V}$ 至 $< 8\text{V}$) , $R_L = 10\text{k}\Omega$ (连接至 $V_S/2^{(1)}$) , $V_{CM} = V_{OUT} = V_S/2^{(1)}$ (除非另有说明)

参数	条件	最小值	典型值	最大值	单位
失调电压					
V_{OS} 输入失调电压			± 6	± 25	μV
	$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$		± 0.03	± 0.085	$\mu\text{V}/^\circ\text{C}$
PSRR 电源抑制比	$V_S = 4\text{V}$ 至 36V , $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$		0.075	0.3	$\mu\text{V}/\text{V}$
长期稳定性 ⁽²⁾			4		μV
输入偏置电流					
I_B 输入偏置电流			± 160	± 1400	pA
	$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$			± 18	nA
I_{OS} 输入失调电流			± 320	± 2800	pA
	$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$			± 6	nA
噪声					
e_n 输入电压噪声	$f = 0.1\text{Hz}$ 至 10Hz		250		nV_{PP}
	$f = 0.1\text{Hz}$ 至 10Hz		40		nV_{rms}
输入电压噪声密度	$f = 1\text{kHz}$		8.8		$\text{nV}/\sqrt{\text{Hz}}$
i_n 输入电流噪声密度	$f = 1\text{kHz}$		7		$\text{fA}/\sqrt{\text{Hz}}$
输入电压范围					
V_{CM} 共模电压范围	$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$	V^-		$(V^+) - 1.5$	V
CMRR 共模抑制比	$(V^-) < V_{CM} < (V^+) - 1.5\text{V}$	106	114		dB
	$(V^-) + 0.5\text{V} < V_{CM} < (V^+) - 1.5\text{V}$, $V_S = \pm 2\text{V}$	114	120		dB
	$(V^-) + 0.5\text{V} < V_{CM} < (V^+) - 1.5\text{V}$, $V_S = \pm 2\text{V}$, $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$	110	120		dB
输入阻抗					
Z_{ID} 差分			$100 \parallel 6$		$\text{M}\Omega \parallel \text{pF}$
Z_{IC} 共模			$6 \parallel 9.5$		$10^{12}\Omega \parallel \text{pF}$
开环增益					
A_{OL} 开环电压增益	$(V^-) + 0.5\text{V} < V_O < (V^+) - 0.5\text{V}$, $R_L = 5\text{k}\Omega$	110	120		dB
	$(V^-) + 0.5\text{V} < V_O < (V^+) - 0.5\text{V}$	120	130		dB
	$(V^-) + 0.5\text{V} < V_O < (V^+) - 0.5\text{V}$, $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$	110	120		dB
频率响应					
GBW 增益带宽积			2		MHz
SR 压摆率	$G = +1$		0.8		$\text{V}/\mu\text{s}$
t_{OR} 过载恢复时间	$V_{IN} \times G = V_S$		1		μs
THD+N 总谐波失真 + 噪声	1kHz , $G = 1$, $V_{OUT} = 1\text{V}_{rms}$		0.0001%		
输出					
相对于电源轨的电压输出摆幅	空载		6	15	mV
	$R_L = 10\text{k}\Omega$		220	250	mV
	$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$		310	350	mV
I_{SC} 短路电流	灌电流		-18		mA
	源电流		16		mA
R_O 开环输出电阻	$f = 1\text{MHz}$, $I_O = 0$		120		Ω
C_{LOAD} 容性负载驱动			1		nF
电源					
I_Q 静态电流 (每个放大器)	$V_S = \pm 2\text{V}$ 至 $V_S = \pm 4\text{V}$		425	485	μA
	$I_O = 0\text{mA}$, $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$			575	μA

(1) $V_S/2$ = 中位电压。

(2) 在 125°C 下 1000 小时的寿命试验表明，测量范围内的随机分布变化值限制在约 $4\mu\text{V}$ 。

7.7 典型特性：图形列表

7.7.1 图形列表

表 2. 典型特性图

说明	图表
失调电压分布	图 1
失调电压漂移分布	图 2
失调电压与温度间的关系	图 3
失调电压与共模电压间的关系	图 4、图 5
失调电压与电源间的关系	图 6
开环增益和相位与频率间的关系	图 7
闭环增益与频率间的关系	图 8
I_B 和 I_{OS} 与共模电压间的关系	图 9
输入偏置电流与温度间的关系	图 10
输出电压摆幅与输出电流间的关系 (最大电源电压)	图 11
CMRR 和 PSRR 与频率间的关系 (以输入为基准)	图 12
CMRR 与温度间的关系	图 13、图 14
PSRR 与温度间的关系	图 15
0.1Hz 至 10Hz 噪声	图 16
输入电压噪声频谱密度与频率间的关系	图 17
THD+N 比与频率间的关系	图 18
THD+N 与输出摆幅间的关系	图 19
静态电流与电源电压间的关系	图 20
静态电流与温度间的关系	图 21
开环增益与温度间的关系	图 22
开环输出阻抗与频率间的关系	图 23
小信号过冲与容性负载间的关系 (100mV 输出阶跃)	图 24 , 图 25
无相位反转	图 26
正过载恢复	图 27
负过载恢复	图 28
小信号阶跃响应 (100mV)	图 29, 图 30
大信号阶跃响应	图 31 , 图 32
大信号建立时间 (10V 正阶跃)	图 33
大信号建立时间 (10V 负阶跃)	图 34
短路电流与温度间的关系	图 35
最大输出电压与频率间的关系	图 36
EMIRR IN+ 与频率间的关系	图 37

7.8 典型特性

$V_S = \pm 18V$, $V_{CM} = V_S/2$, $R_{LOAD} = 10k\Omega$ 且连接至 $V_S/2$, $C_L = 100pF$ (除非另有说明)

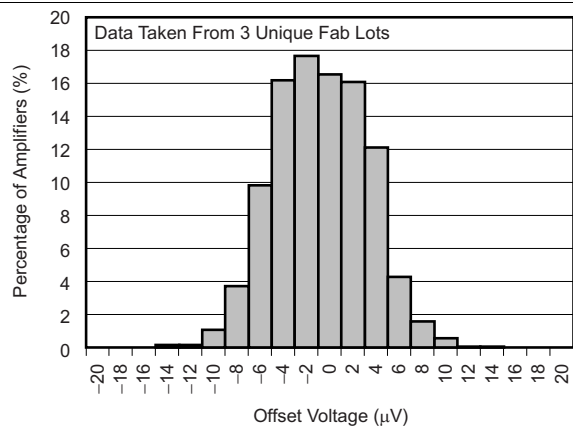


图 1. 失调电压分布

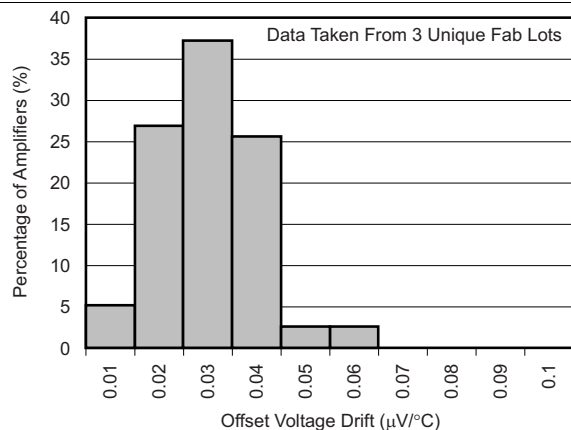
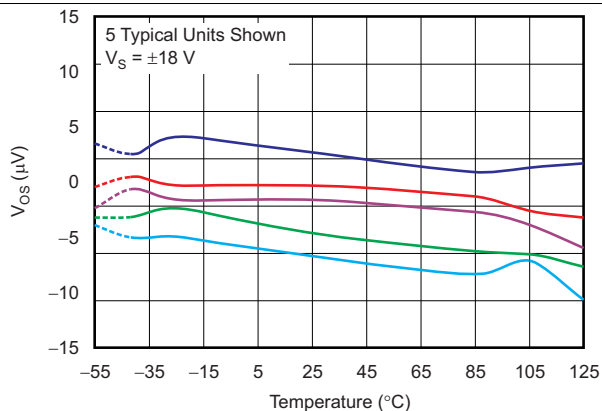


图 2. 失调电压漂移分布



OPA188-Q1 的 T_A 额定范围 = $-40^\circ C$ 至 $+125^\circ C$
OPA2188-Q1 的 T_A 额定范围 = $-40^\circ C$ 至 $+105^\circ C$

图 3. 失调电压与温度间的关系

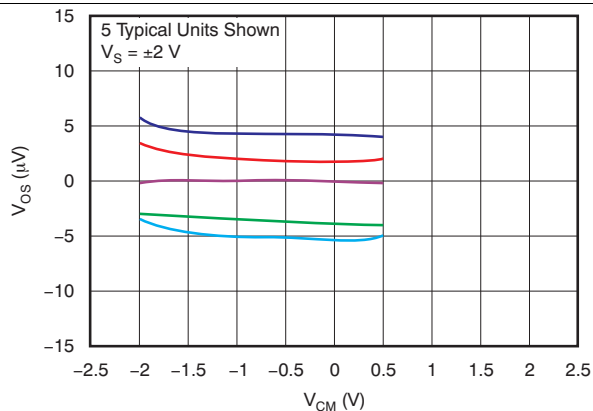


图 4. 失调电压与共模电压间的关系

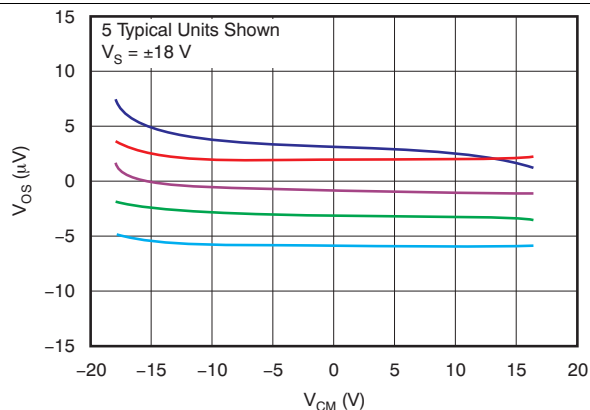


图 5. 失调电压与共模电压间的关系

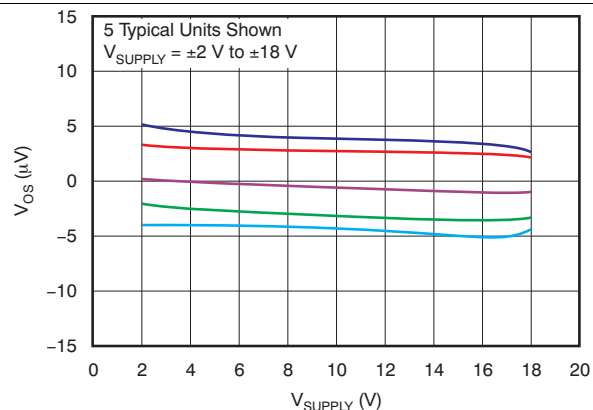


图 6. 失调电压与电源间的关系

典型特性 (接下页)

$V_S = \pm 18V$, $V_{CM} = V_S/2$, $R_{LOAD} = 10k\Omega$ 且连接至 $V_S/2$, $C_L = 100pF$ (除非另有说明)

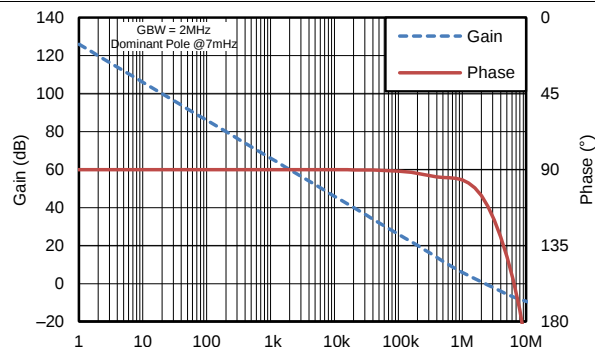


图 7. 开环增益和相位与频率间的关系

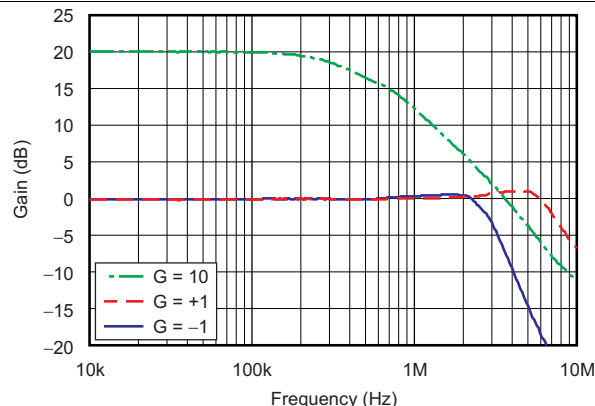


图 8. 闭环增益与频率间的关系

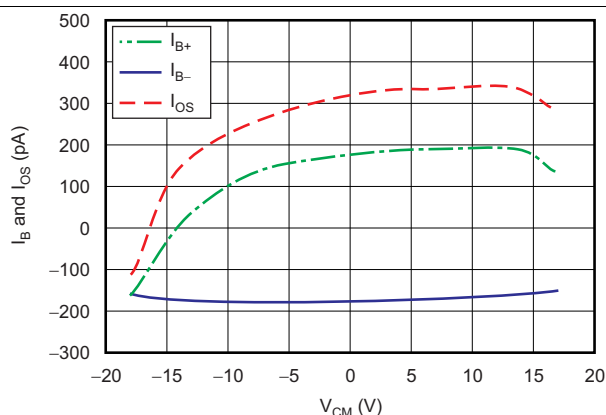
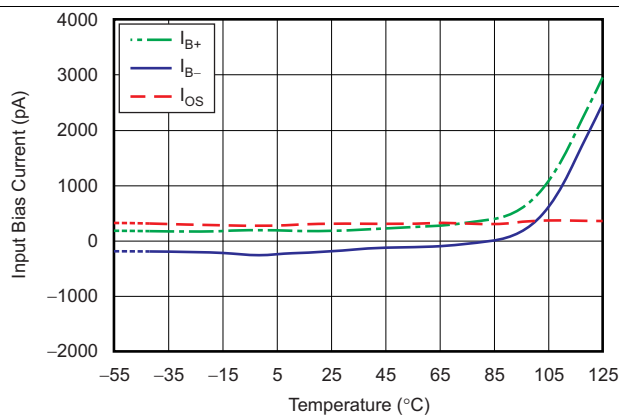
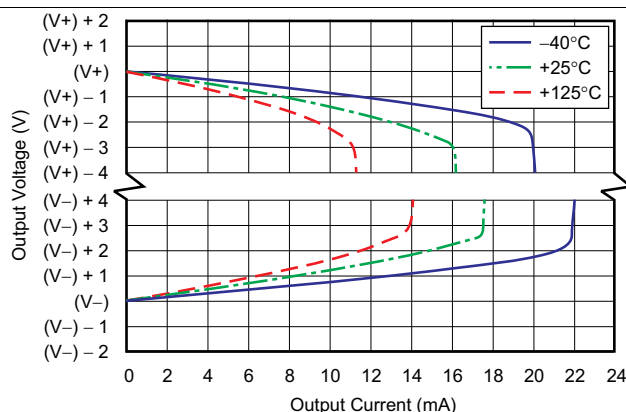


图 9. I_B 和 I_{OS} 与共模电压间的关系



OPA188-Q1 的 T_A 额定范围 = $-40^{\circ}C$ 至 $+125^{\circ}C$
OPA2188-Q1 的 T_A 额定范围 = $-40^{\circ}C$ 至 $+105^{\circ}C$

图 10. 输入偏置电流与温度间的关系



OPA188-Q1 的 T_A 额定范围 = $-40^{\circ}C$ 至 $+125^{\circ}C$
OPA2188-Q1 的 T_A 额定范围 = $-40^{\circ}C$ 至 $+105^{\circ}C$

图 11. 输出电压摆幅与
输出电流间的关系 (最大电源电压)

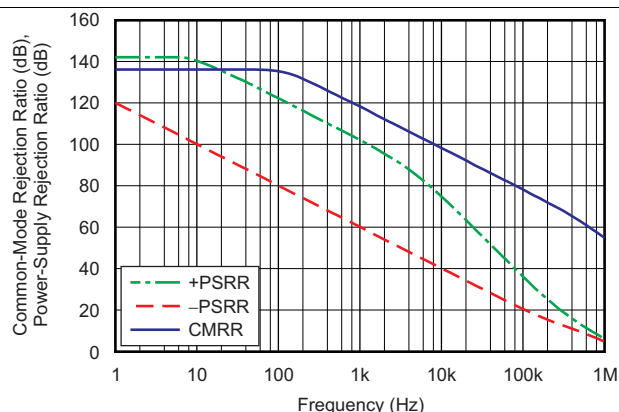
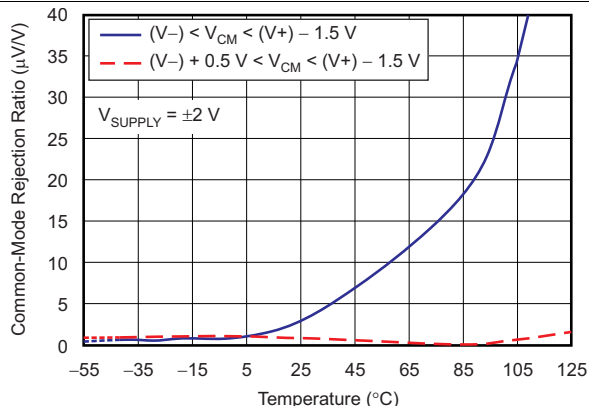


图 12. CMRR 和 PSRR 与频率间的关系
(以输入为基准)

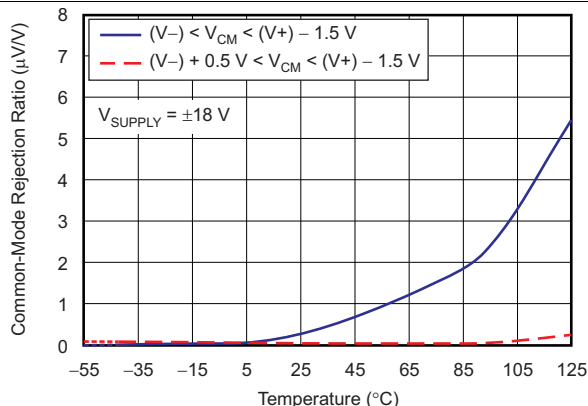
典型特性 (接下页)

$V_S = \pm 18V$, $V_{CM} = V_S/2$, $R_{LOAD} = 10k\Omega$ 且连接至 $V_S/2$, $C_L = 100pF$ (除非另有说明)



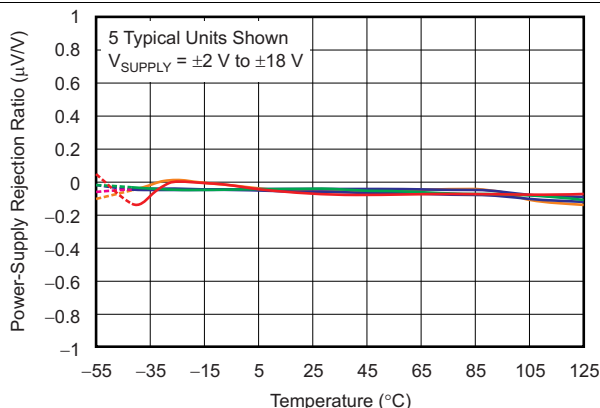
OPA188-Q1 的 T_A 额定范围 = $-40^{\circ}C$ 至 $+125^{\circ}C$
OPA2188-Q1 的 T_A 额定范围 = $-40^{\circ}C$ 至 $+105^{\circ}C$

图 13. CMRR 与温度间的关系



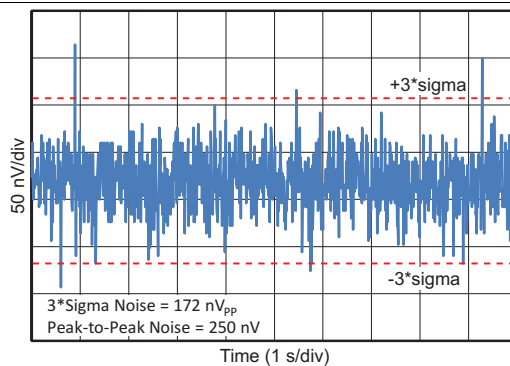
OPA188-Q1 的 T_A 额定范围 = $-40^{\circ}C$ 至 $+125^{\circ}C$
OPA2188-Q1 的 T_A 额定范围 = $-40^{\circ}C$ 至 $+105^{\circ}C$

图 14. CMRR 与温度间的关系



OPA188-Q1 的 T_A 额定范围 = $-40^{\circ}C$ 至 $+125^{\circ}C$
OPA2188-Q1 的 T_A 额定范围 = $-40^{\circ}C$ 至 $+105^{\circ}C$

图 15. PSRR 与温度间的关系



C016

图 16. 0.1Hz 至 10Hz 噪声

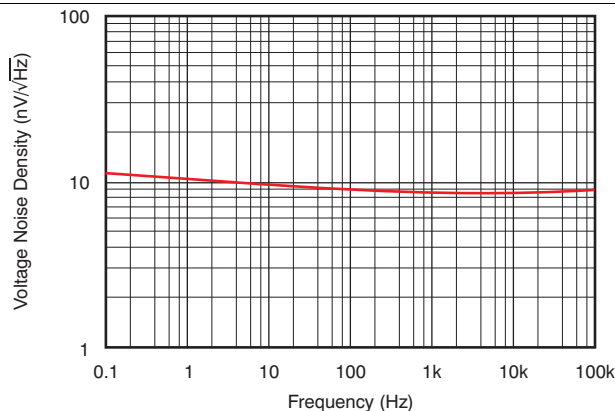


图 17. 输入电压噪声频谱密度与频率间的关系

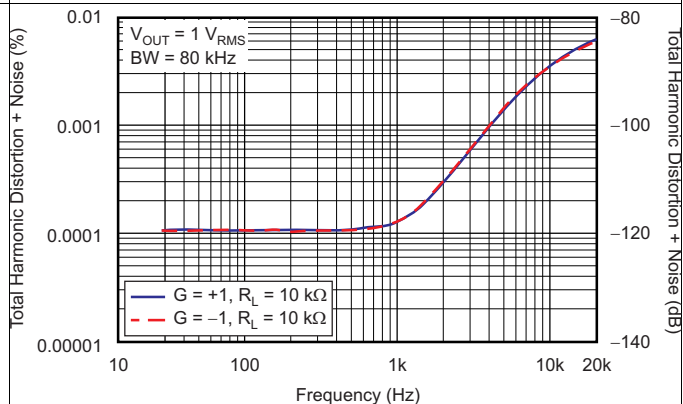


图 18. THD+N 比与频率间的关系

典型特性 (接下页)

$V_S = \pm 18V$, $V_{CM} = V_S/2$, $R_{LOAD} = 10k\Omega$ 且连接至 $V_S/2$, $C_L = 100pF$ (除非另有说明)

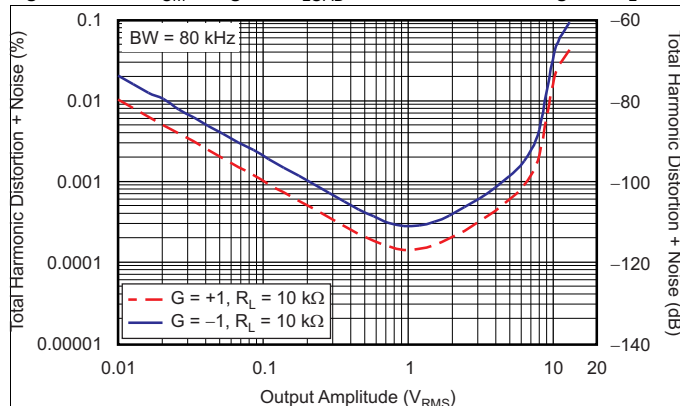


图 19. THD+N 与输出摆幅间的关系

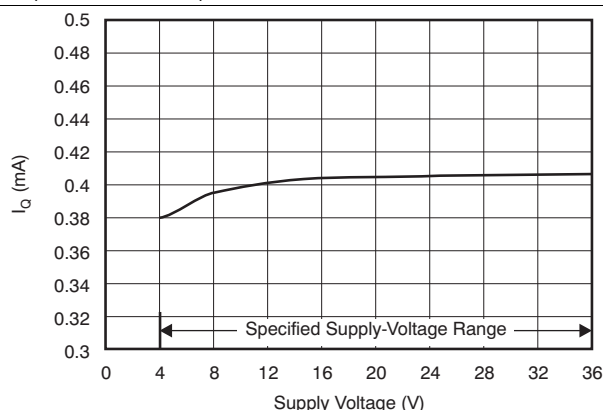
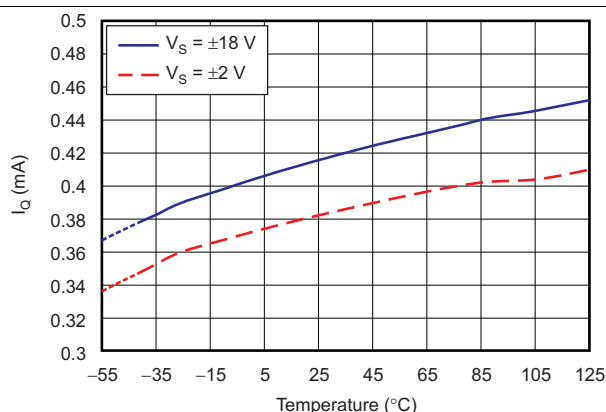
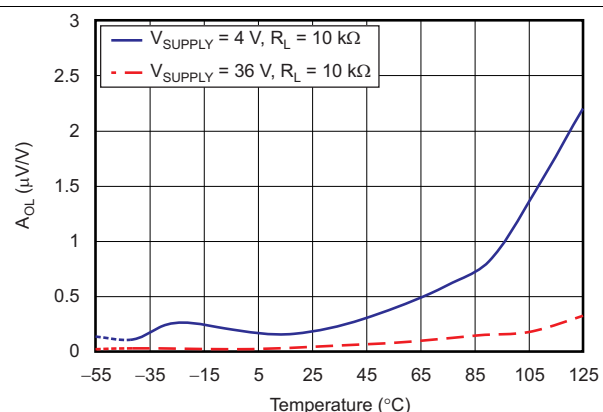


图 20. 静态电流与电源电压间的关系



OPA188-Q1 的 T_A 额定范围 = $-40^{\circ}C$ 至 $+125^{\circ}C$
OPA2188-Q1 的 T_A 额定范围 = $-40^{\circ}C$ 至 $+105^{\circ}C$

图 21. 静态电流与温度间的关系



OPA188-Q1 的 T_A 额定范围 = $-40^{\circ}C$ 至 $+125^{\circ}C$
OPA2188-Q1 的 T_A 额定范围 = $-40^{\circ}C$ 至 $+105^{\circ}C$

图 22. 开环增益与温度间的关系

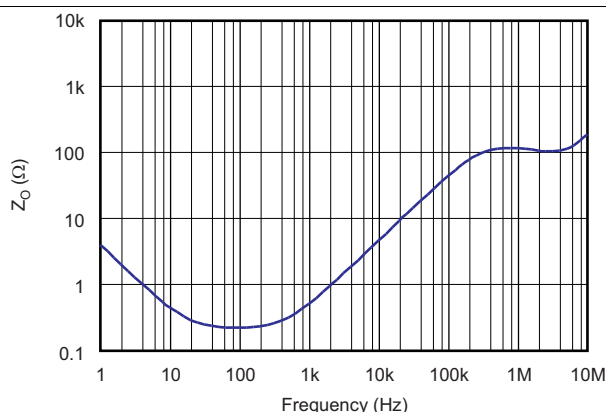


图 23. 开环输出阻抗与频率间的关系

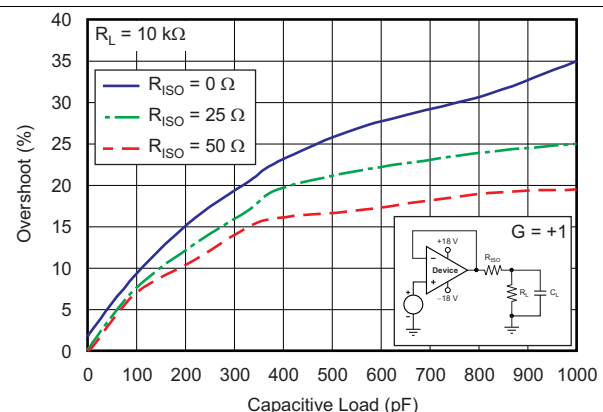


图 24. 小信号过冲与容性负载间的关系 (100mV 输出阶跃)

典型特性 (接下页)

$V_S = \pm 18V$, $V_{CM} = V_S/2$, $R_{LOAD} = 10k\Omega$ 且连接至 $V_S/2$, $C_L = 100pF$ (除非另有说明)

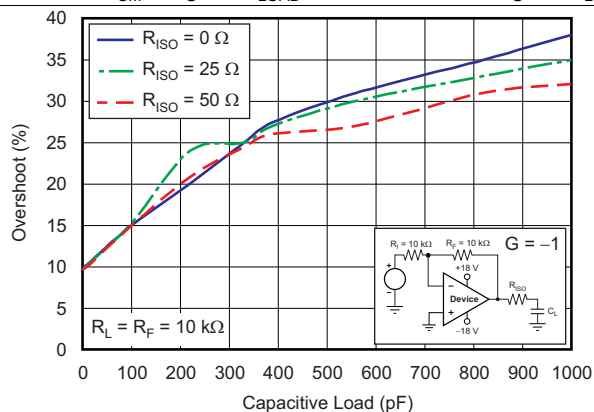


图 25. 小信号过冲与
容性负载间的关系 (100mV 输出阶跃)

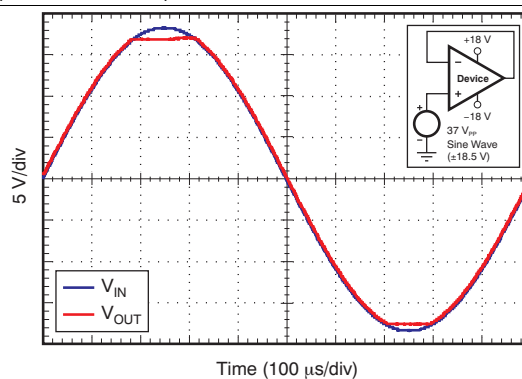


图 26. 无相位反转

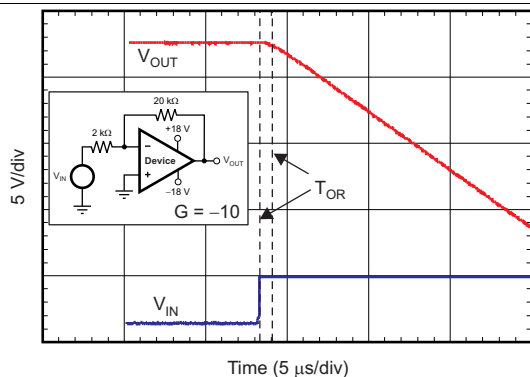


图 27. 正过载恢复

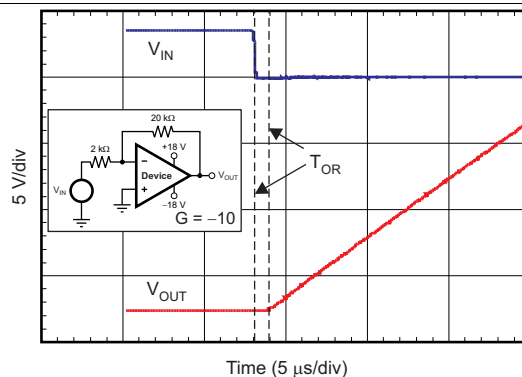


图 28. 负过载恢复

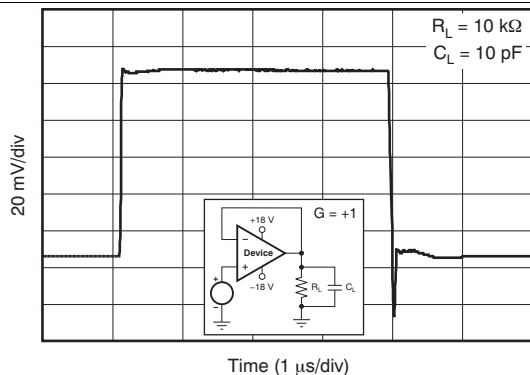


图 29. 小信号阶跃响应
(100mV)

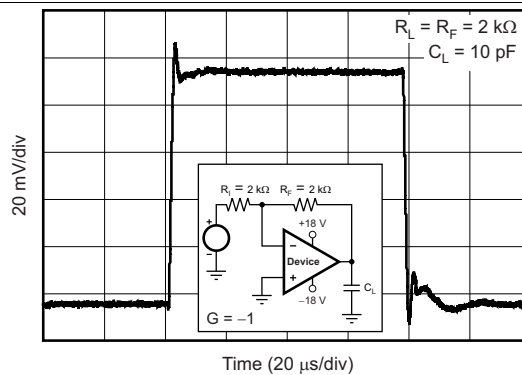


图 30. 小信号阶跃响应
(100mV)

典型特性 (接下页)

$V_S = \pm 18V$, $V_{CM} = V_S/2$, $R_{LOAD} = 10k\Omega$ 且连接至 $V_S/2$, $C_L = 100pF$ (除非另有说明)

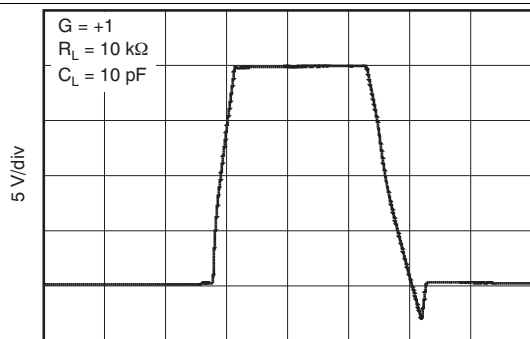


图 31. 大信号阶跃响应

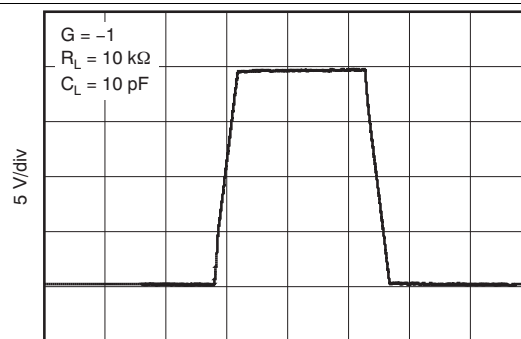


图 32. 大信号阶跃响应

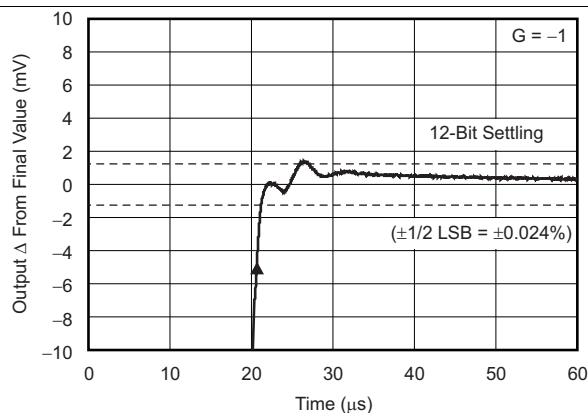


图 33. 大信号建立时间
(10V 正阶跃)

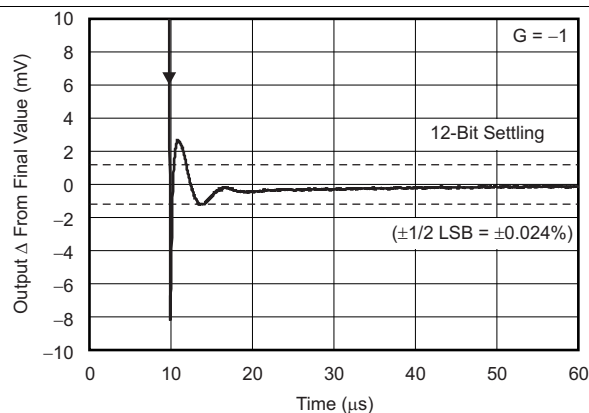
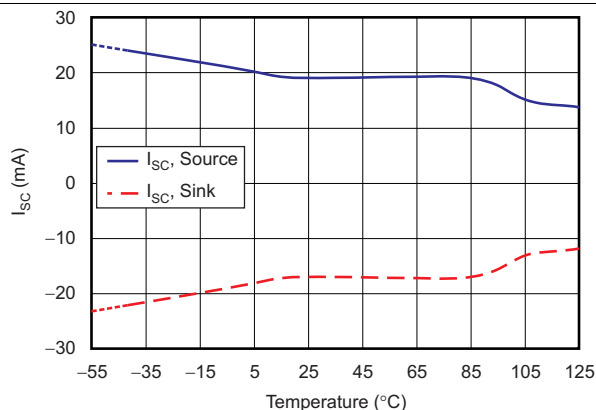


图 34. 大信号建立时间
(10V 负阶跃)



OPA188-Q1 的 T_A 额定范围 = $-40^{\circ}C$ 至 $+125^{\circ}C$
OPA2188-Q1 的 T_A 额定范围 = $-40^{\circ}C$ 至 $+105^{\circ}C$

图 35. 短路电流与温度间的关系

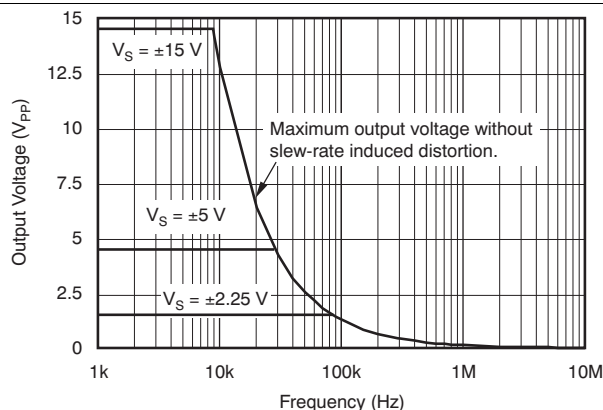


图 36. 最大输出电压与频率间的关系

典型特性 (接下页)

$V_S = \pm 18V$, $V_{CM} = V_S/2$, $R_{LOAD} = 10k\Omega$ 且连接至 $V_S/2$, $C_L = 100pF$ (除非另有说明)

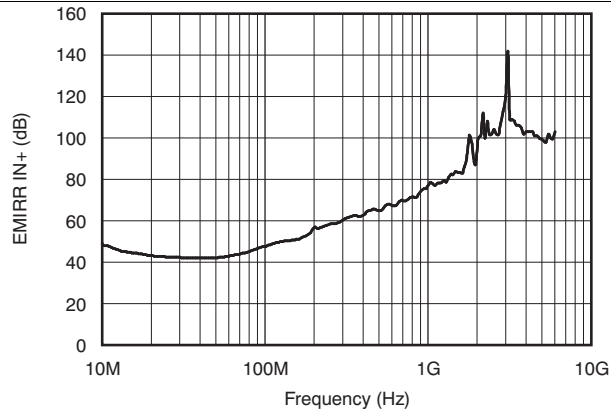


图 37. EMIRR IN+ 与频率间的关系

8 详细 说明

8.1 概述

OPA188 运算放大器兼具低温漂与出色的总体性能，使得该器件成为许多精密 应用的理想之选。仅 $0.085\mu\text{V}/^\circ\text{C}$ 的低温漂可在整个温度范围内提供稳定性。此外，该器件还提供出色的总体性能（具有高 CMRR、PSRR 和 A_{OL} ）。与所有放大器一样，在采用噪声较大的电源或高阻抗电源的 应用中，去耦电容器需靠近器件引脚。在大多数情况下， $0.1\mu\text{F}$ 电容器已足够满足需求。

OPA188 器件是零漂移、低功耗、轨至轨输出运算放大器系列的一部分。这些器件的工作电压范围为 4V 至 36V，具有单位增益稳定特性，并且适用于广泛的通用 应用。零漂移架构提供超低输入失调电压，并且随温度变化和时间推移实现接近于零的输入失调电压漂移。该架构选项还提供出色的交流性能，如超低宽带噪声和零闪烁噪声。

8.2 功能框图

图 38 展示了 OPA188 所使用的专有架构。表 3 列出了该器件的有源和无源组件数。利用组件数可以进行精确的可靠性计算。

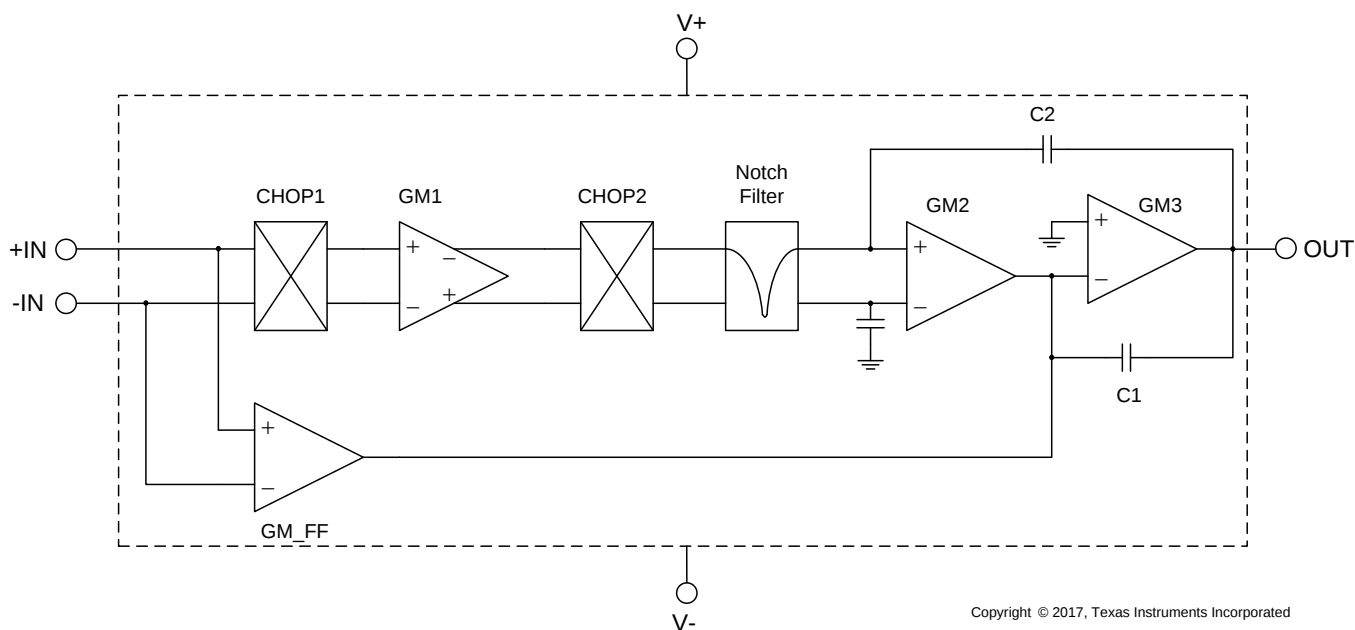


图 38. 功能框图

表 3. 组件数

组件	数量
晶体管	636
二极管	5
电阻器	41
电容器	72

8.3 特性说明

OPA188 具有单位增益稳定特性，并且不会出现意外输出相位反转。该器件使用专用的周期性零漂移技术来提供低输入失调电压，并且随温度变化实现极低的输入失调电压漂移。要获得最低的失调电压和精密性能，需要优化电路布局 and 机械条件。避免在因连接异种导体形成的热电偶结中产生热电（塞贝克）效应的温度梯度。通过确保两个输入引脚上的电势相等，消除这些热产生的电势。其他布局和设计注意事项包括：

- 使用低热电系数条件（避免异种金属）。
- 将组件与电源或其他热源进行热隔离。
- 将运算放大器和输入电路与气流（如冷却风扇气流）隔离。

遵循这些准则可降低在不同温度下产生结的可能性，这些结可能导致 $0.1\mu\text{V}/^\circ\text{C}$ 或更高的热电电压，具体取决于所使用的材料。

8.3.1 工作特性

OPA188 的额定工作电压范围是 4V 至 36V ($\pm 2\text{V}$ 至 $\pm 18\text{V}$)。有多种规格可供在 -40°C 至 $+125^\circ\text{C}$ 的温度范围内适用。[典型特性](#) 中展示了可能会随工作电压或温度的变化而显著变化的参数。

8.3.2 反相保护

OPA188 具有内部反相保护。当输入驱动超出线性共模范围时，许多运算放大器会发生相位反转。这是同相电路中输入驱动超出额定共模电压范围时的最常见的现象，会导致输出反向进入相对的电源轨。OPA188 输入采用过大的共模电压来防止相位反转。实际上，输出会限制到相应的电源轨；图 39 显示了该行为。

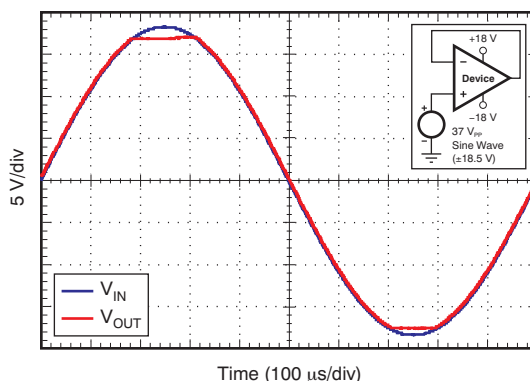


图 39. 无相位反转

8.3.3 输入偏置电流时钟馈通

零漂移放大器（如 OPA188）在输入上使用开关来校正放大器的固有偏移和漂移。输入上来自集成开关的电荷注入可能会在放大器的输入偏置电流中引入极短的瞬态。这些脉冲的持续时间极短，从而可以防止器件放大。不过，器件可能通过反馈网络与放大器的输出进行耦合。要防止输入偏置电流中的瞬态在放大器的输入端产生额外噪声，最有效方法是使用低通滤波器（如 RC 网络）。

8.3.4 内部偏置校正

OPA188 运算放大器将自动校准技术与信号路径中的时间连续 750kHz 运算放大器结合使用。该放大器每 $3\mu\text{s}$ 使用专有技术进行一次零点校正。启动后，放大器需要约 $100\mu\text{s}$ 来实现指定的 V_{OS} 精度。此设计没有混叠或闪烁噪声。

8.3.5 EMI 抑制

OPA188 使用集成电磁干扰 (EMI) 滤波来降低干扰源（如无线通信设备以及混合使用模拟信号链和数字组件的高密度电路板）产生的 EMI 干扰。通过电路设计技术可以提高 EMI 抗扰度；可从这些设计改进中受益。德州仪器 (TI) 已经开发出在 10MHz 至 6GHz 的宽频谱范围内精确测量和量化运算放大器抗扰度的功能。图 40 显示了对 OPA188 执行此测试的结果。表 4 列出了在实际应用中经常遇到的特定频率下 OPA188 的 EMIRR IN+ 值。在表 4 中列出的应用可在下图给出的特定频率或其近似频率下运行。有关详细信息也可参见《[运算放大器的 EMI 抑制](#)》一文，该文档可从 www.ti.com 下载。

特性说明 (接下页)

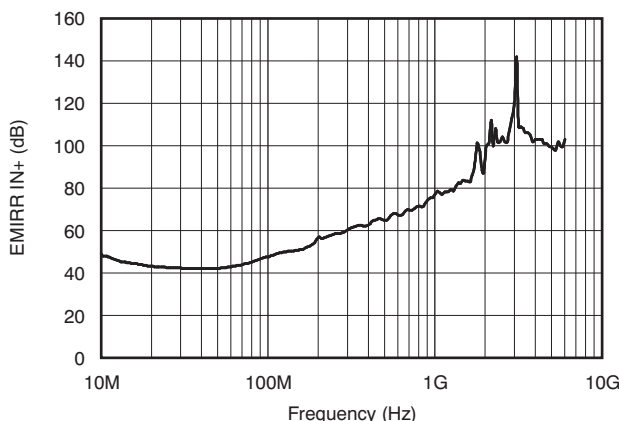


图 40. EMIRR 测试

表 4. OPA188 在目标频率下的 EMIRR IN+

频率	应用或分配	EMIRR IN+
400MHz	移动无线广播、移动卫星、太空操作、气象、雷达、超高频 (UHF) 应用	62.2dB
900MHz	移动通信全球系统 (GSM) 应用, 广播通信、导航、GPS (至 1.6GHz)、GSM、航空移动、UHF 应用	74.7dB
1.8GHz	GSM 应用, 个人移动通信、宽带、卫星、L 波段 (1GHz 至 2GHz)	100.7dB
2.4GHz	802.11b、802.11g、802.11n、Bluetooth®、个人移动通信、工业、科学和医疗 (ISM) 无线频段、业余无线电通信和卫星、S 波段 (2GHz 至 4GHz)	102.4dB
3.6GHz	无线电定位、航空通信和导航、卫星、移动通信、S 波段	104.8dB
5GHz	802.11a、802.11n、航空通信和导航、移动通信、太空和卫星运行、C 波段 (4GHz 至 8GHz)	100.3dB

8.3.6 容性负载和稳定性

器件的动态特性针对各种常见工作条件进行了优化。低闭环增益和高容性负载相结合, 减小了放大器的相位裕度并可导致增益峰化或振荡。因此, 高容性负载必须与输出相隔离。实现此隔离的最简单方法就是增加一个与输出串联的小电阻器 (例如, 等于 50Ω 的 R_{OUT})。图 41 和图 42 显示了小信号过冲和容性负载在不同 R_{OUT} 值时的关系图。有关分析技巧和应用电路的详细信息, 请参阅《反馈曲线图定义运算放大器交流性能》, 该文档可从 www.ti.com 下载。

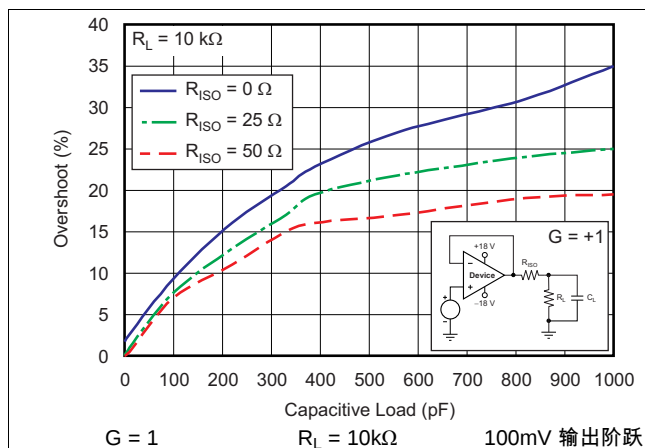


图 41. 小信号过冲与容性负载间的关系

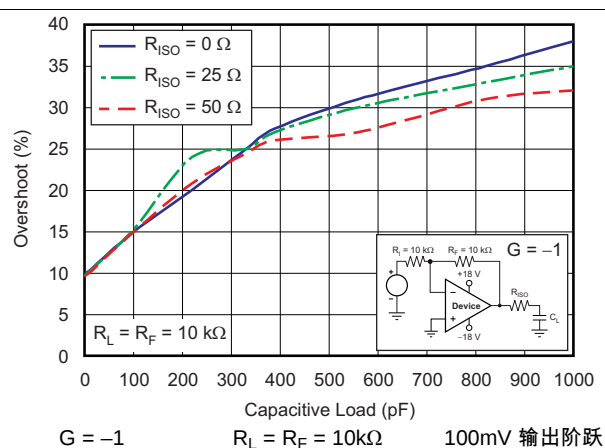


图 42. 小信号过冲与容性负载间的关系

8.3.7 电气过载

设计人员经常会问到关于运算放大器承受电气过载能力的问题。这些问题的重点在于器件输入，但可能也会涉及电源电压引脚或输出引脚。这些不同引脚功能的每一个功能具有由独特的半导体制造工艺和连接到引脚的特定电路确定的电气过载限值。此外，这些电路有内置的内部静电放电 (ESD) 保护来在产品组装之前和组装过程中保护此电路不受意外的 ESD 事件的影响。

能够充分了解该基本 ESD 电路及其与电气过载事件的关联性会有所帮助。有关 OPA188 中包含的 ESD 电路的说明，请参阅图 43 (用虚线区域指示)。ESD 保护电路涉及从输入和输出引脚连接并路由回内部电源线的多个导流二极管，其中二极管在运算放大器的内部吸收器件处相接。该保护电路在电路正常工作时处于未激活状态。

ESD 事件可产生短时高电压脉冲，随后在通过半导体器件放电时转换为短时高电流脉冲。ESD 保护电路设计在运算放大器核心周围，旨在为其提供电流路径，以防止造成损坏。保护电路吸收的能量以热量形式耗散。

当两个或多个放大器器件引脚上产生 ESD 电压时，电流将流经一个或多个导流二极管。根据电流所选路径，吸收器件可能会激活。吸收器件具有触发或阈值电压，该电压介于 OPA188 的正常工作电压和器件击穿电压之间。超出该阈值后，吸收器件会迅速激活并将电源轨上的电压钳制在安全的水平。

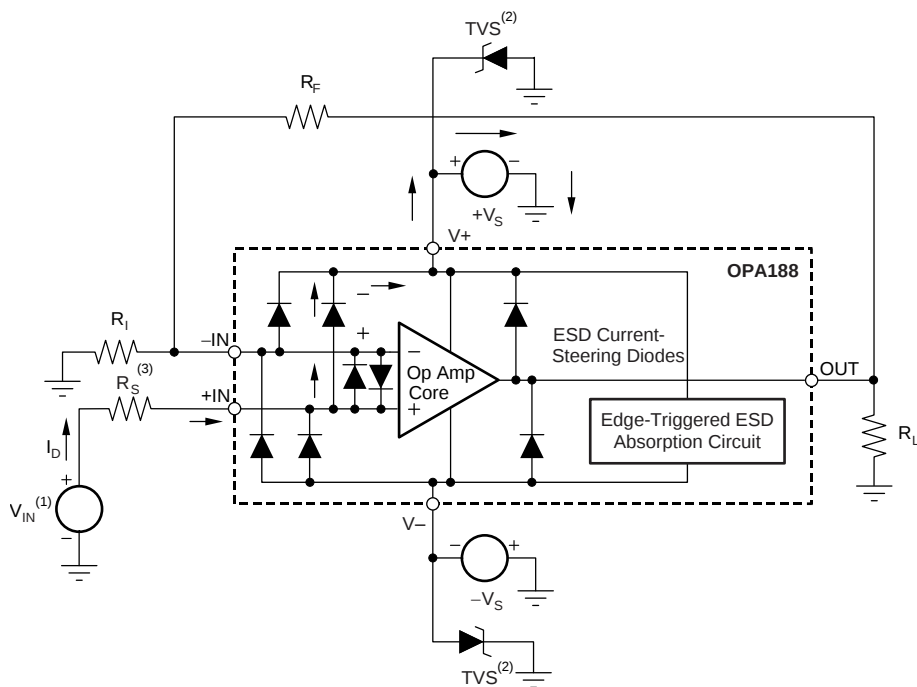
当运算放大器接入某个电路 (如图 43 中所示) 时，ESD 保护组件将保持未激活状态并且不会介入应用电路的运行。不过，如果施加的电压超出某个特定引脚的工作电压范围，可能会引起一些问题。如果出现这种情况，则存在部分内部 ESD 保护电路可能被偏置并传导电流的风险。任何此类电流都将流经导流二极管路径，但很少涉及吸收器件。

图 43 显示了一个具体示例，其中输入电压 V_{IN} 超出正电源电压 ($+V_S$) 500mV 甚至更多。电路中将发生的具体情况取决于电源特性。如果 $+V_S$ 能够灌电流，那么上面的一个输入导流二极管就会导通，并将电流传导至 $+V_S$ 。越来越高的 V_{IN} 会带来过高的电流。因此，本产品说明书的规格建议应用将输入电流限制为 10mA。

如果电源无法灌电流， V_{IN} 就可能开始将电流拉至运算放大器，然后作为正电源电压源进行接管。这种情况的危险性在于，该电压可能会上升至超过运算放大器的绝对最大额定值的水平。

另一个常见问题是，如果在电源 ($+V_S$ 或 $-V_S$) 为 0V 时向输入施加输入信号，放大器如何响应。同样，具体结果取决于电源在 0V 或低于输入信号幅值时的特性。如果电源呈现高阻抗状态，则运算放大器电源电流可由输入源通过导流二极管进行提供。但该状态并非正常偏置条件；放大器将无法正常工作。如果电源表现为低阻态，则通过钳位二极管的电流将变得非常大。电流水平取决于输入源的供电能力以及输入路径中的所有电阻。

如果不确定电源对该电流的吸收能力，则可以在电源引脚处添加外部齐纳二极管，如图 43 中所示。必须正确选择齐纳电压，以便二极管不会在正常工作期间导通。不过，齐纳电压必须足够低，以便齐纳二极管在电源引脚电压上升至超过安全工作电源电压水平时导通。



Copyright © 2016, Texas Instruments Incorporated

- (1) $V_{IN} = +V_S + 500\text{mV}$ 。
- (2) TVS : $+V_{S(\text{max})} > V_{\text{TVSBR}(\text{min})} > +V_S$ 。
- (3) 建议值约为 $1\text{k}\Omega$ 。

图 43. 与典型电路应用相关的等效内部 ESD 电路

OPA188 输入端子由背对背二极管提供保护，不会因差分电压过大而受损，如图 43 中所示。在大多数电路应用中，输入保护电路没有任何影响。但在低增益和 $G = 1$ 的电路中，快速变化的输入信号可能会导致这些二极管发生正向偏置，因为放大器的输出无法足够快地响应该输入变化。如果输入信号足够快，能够创建该正向偏置条件，那么输入信号电流必须限定为 10mA 或更低。如果未对输入信号电流进行内在限定，则可以使用输入串联电阻来限制信号输入电流。该输入串联电阻会降低 OPA188 的低噪声性能。图 43 显示了实现限流反馈电阻器的示例配置。

8.4 器件功能模式

OPA188 具有单一功能模式，可在电源电压大于 4.5V ($\pm 2.25\text{V}$) 时工作。OPA188 的最大电源电压为 36V ($\pm 18\text{V}$)。

9 应用和实现

注

以下 应用 部分的信息不属于 TI 组件规范，TI 不担保其准确性和完整性。客户应负责确定 TI 组件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

9.1 应用信息

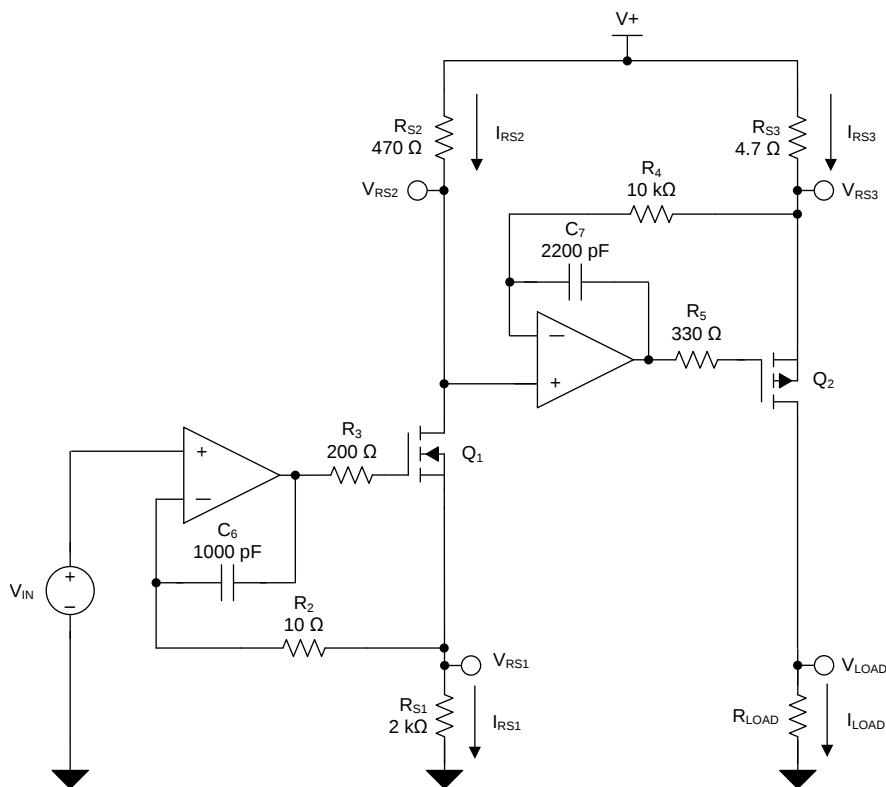
OPA188 运算放大器兼具精密的失调电压温漂与出色的总体性能，使得该器件成为许多精密 应用的理想之选。仅 $0.085\mu\text{V}/^\circ\text{C}$ 的高精度温漂可在整个温度范围内提供稳定性。此外，该器件还集出色的 CMRR、PSRR 和 A_{OL} 直流性能与出色的低噪声运行于一体。与所有放大器一样，在采用噪声较大的电源或高阻抗电源的 应用中，去耦电容器需靠近器件引脚。在大多数情况下， $0.1\mu\text{F}$ 电容器已足够满足需求。

以下应用示例仅突出少数几个可以使用 OPA188 的电路。

9.2 典型 应用

9.2.1 高侧电压至电流 (V-I) 转换器

图 44 中显示的电路是高侧电压至电流 (V-I) 转换器。该转换器将 0V 至 2V 的输入电压转换为 0mA 至 100mA 的输出电流。图 45 显示了该电路的测量传递函数。OPA188 的低失调电压和温漂有助于该电路实现出色的直流精度。



Copyright © 2016, Texas Instruments Incorporated

图 44. 高侧电压至电流 (V-I) 转换器

9.2.1.1 设计要求

设计要求包括：

- 电源电压：5V 直流
- 输入：0V 至 2V 直流
- 输出：0mA 至 100mA 直流

典型 应用 (接下页)

9.2.1.2 详细设计流程

电路的 $V-I$ 传递函数基于输入电压 V_{IN} 与三个电流感应电阻器 (R_{S1} 、 R_{S2} 和 R_{S3}) 之间的关系。 V_{IN} 与 R_{S1} 之间的关系决定流经设计的第一级的电流。从第一级到第二级的电流增益基于 R_{S2} 与 R_{S3} 之间的关系。

要实现成功的设计，我们必须高度重视应用所选用运算放大器的直流特性。借助运算放大器的低失调电压、低温漂和轨至轨特性，该应用才可满足这些性能目标。OPA188 CMOS 运算放大器是一款具有高精度、超低失调和超低漂移的放大器，针对低电压、单电源运行进行了优化，其输出摆幅可保持在 15mV 的正电源轨范围内。OPA188 系列中的器件使用斩波技术提供低初始失调电压，并且随时间推移和温度变化实现接近于零的漂移。低失调电压和低漂移可减少系统中的失调误差，这使得该器件适用于精密直流控制。OPA188 的轨至轨输出级可确保运算放大器的输出摆幅能够将 MOSFET 器件的栅极完全控制在电源轨内。

参考设计 TIPD102 中提供了详细的误差分析、设计流程和附加的测量结果，该参考设计介绍了设计 [高侧电压至电流 \(\$V-I\$ \) 转换器](#) 的分步式程序。



有关分步式设计程序、电路原理图、物料清单、PCB 文件、仿真结果和测试结果，请参阅 [《TI 精密设计 TIPD102，高侧电压至电流 \(\$V-I\$ \) 转换器》](#) (SLAU502)。

9.2.1.3 应用曲线

图 45 显示了 图 44 中所示的高侧电压至电流转换器的测量传递函数。

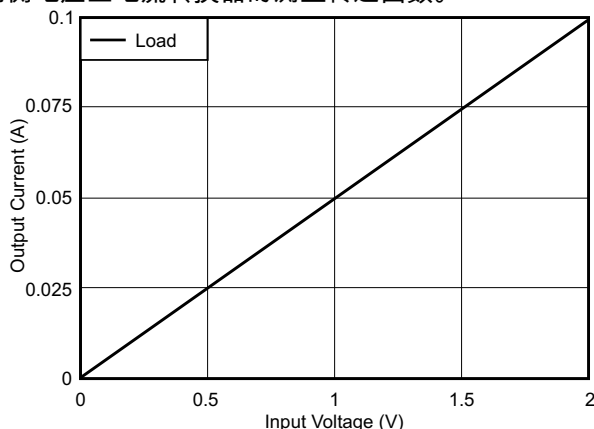


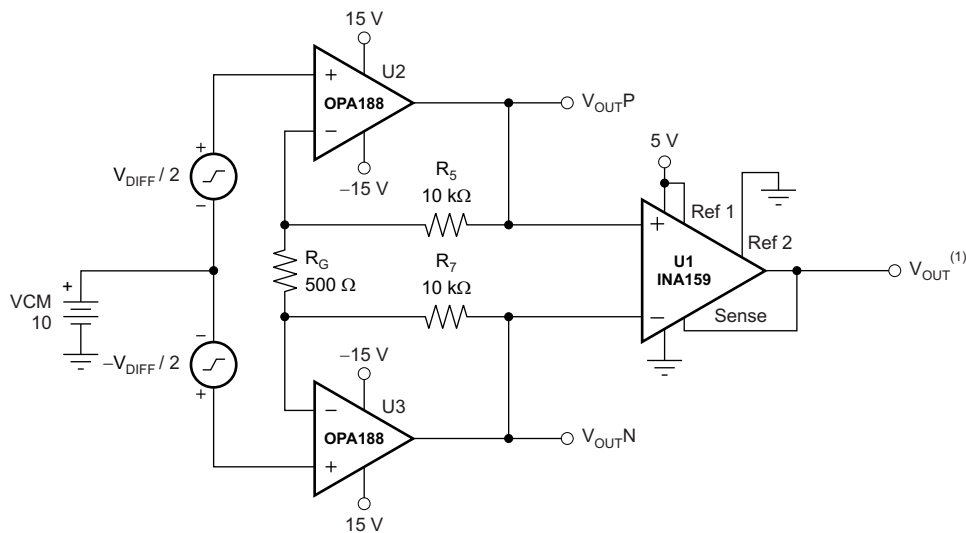
图 45. 高侧 $V-I$ 转换器的测量传递函数

9.2.2 采用 3.3V 电源且适用于 ADC 的分立式 INA + 衰减

注

以下各节中显示的 TINA-TI 文件要求安装 TINA 软件 (由 DesignSoft™ 提供) 或者 TINA-TI 软件。请从 [TINA-TI 文件夹](#) 中下载免费的 TINA-TI 软件。

图 46 显示了 OPA188 如何用作精密、分立式仪表放大器 (具有衰减功能) 的高电压、高阻抗前端的示例。INA159 具有衰减功能，借助该功能，可将电路轻松连接至 3.3V 或 5V 模数转换器 (ADC)。请单击如下链接下载 TINA-TI 文件：[分立式 INA](#)。

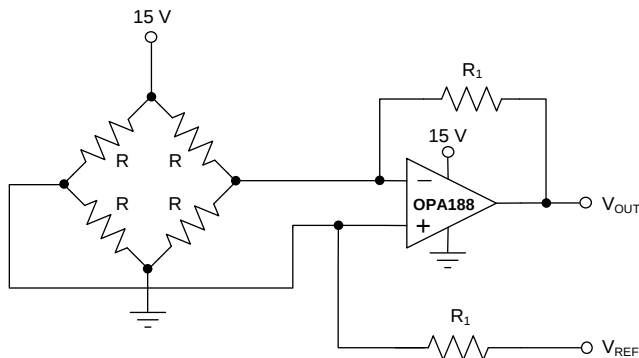


(1) $V_{OUT} = V_{DIFF} \times (41/5) + (Ref\ 1)/2$ 。

图 46. 采用 3.3V 电源且适用于 ADC 的分立式 INA + 衰减

9.2.3 桥式放大器

图 47 显示了桥式放大器的基本配置。单击如下链接下载 TINA-TI 文件：[桥式放大器电路](#)。



Copyright © 2016, Texas Instruments Incorporated

图 47. 桥式放大器

9.2.4 低侧电流监控器

图 48 显示了 OPA188 在低侧电流感应应用中的配置。负载电流 (I_{LOAD}) 在分流电阻器 (R_{SHUNT}) 上产生压降。此电压由 OPA188 以 201 倍的增益放大。负载电流的设置范围为 0A 至 500mA，对应于 0V 至 10V 的输出电压。该输出范围可通过更改分流电阻或配置的增益进行调节。单击如下链接下载 TINA-TI 文件：[电流感测电路](#)。

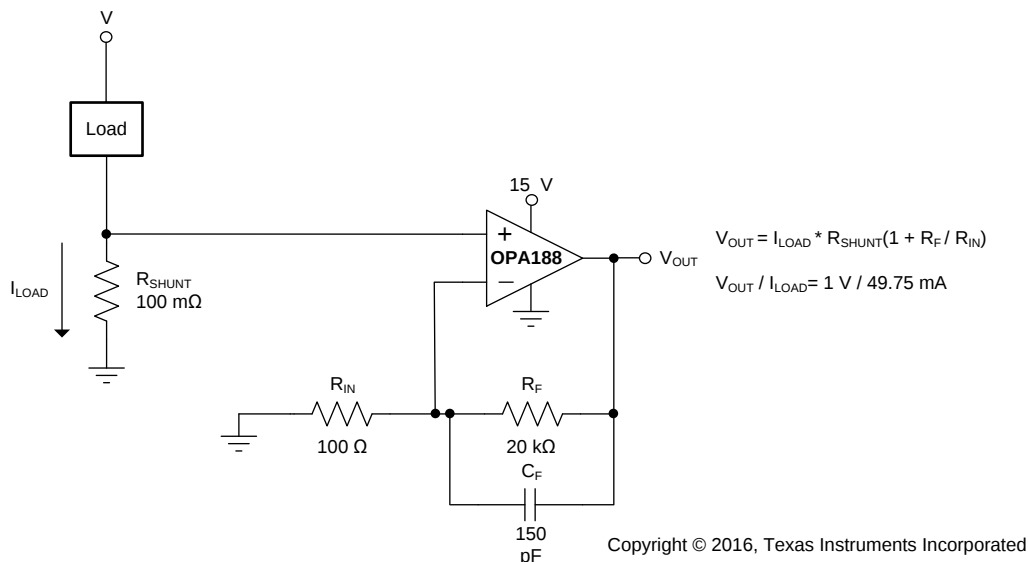


图 48. 低侧电流监控器

9.2.5 可编程电源

图 49 显示了配置为精密可编程电源的 OPA188 (使用 16 位、电压输出 DAC8581 和 OPA548 高电流放大器)。该应用将数模转换器 (DAC) 电压放大五倍, 并处理多种容性负载和电流负载。前端中的 OPA188 在各种输入和条件下提供高精度并实现低漂移。请单击如下链接下载 TINA-TI 文件: [可编程电源电路](#)。

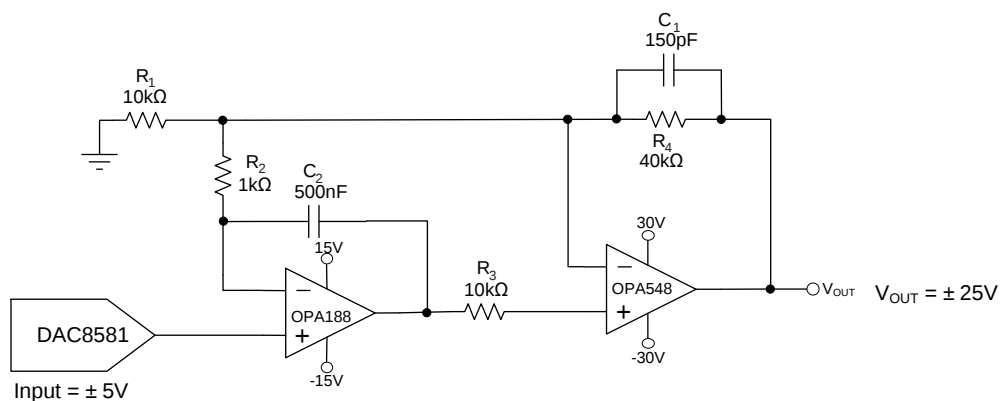
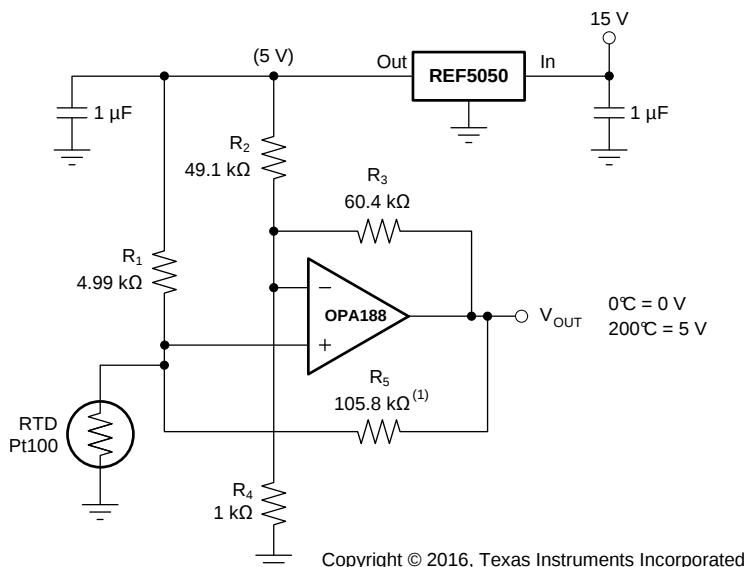


图 49. 可编程电源

9.2.6 具有线性化功能的 RTD 放大器

有关图 50 的深入分析，请参阅《电阻式温度检测器的模拟线性化》。请单击如下链接下载 TINA-TI 文件：[具有线性化功能的 RTD 放大器](#)。



(1) R_5 提供正变化激励以使输出线性化。

图 50. 具有线性化功能的 RTD 放大器

10 电源相关建议

OPA188 的额定工作温度范围为 4V 至 36V ($\pm 2V$ 至 $\pm 18V$)；多种规格适用于 -40°C 至 $+125^{\circ}\text{C}$ 的温度范围。[典型特性](#) 中介绍了可能会随工作电压或温度的变化而显著变化的参数。

CAUTION

电源电压超过 40V 可能会对器件造成永久损坏 (请参阅[绝对最大额定值](#))。

将 $0.1\mu\text{F}$ 旁路电容器置于电源引脚附近，可在从高噪声电源或高阻抗电源耦合的过程中减少误差。有关旁路电容器放置的更多详细信息，请参阅[布局](#)。

11 布局

11.1 布局准则

为了实现器件的最佳运行性能，应使用良好的印刷电路板 (PCB) 布局规范，包括：

- 必须在每个电源引脚和接地端之间连接低 ESR 0.1 μ F 陶瓷旁路电容器，放置位置尽量靠近器件。从 V+ 到接地端的单个旁路电容器适用于单电源应用。
- 为了降低寄生耦合，输入走线应尽量远离电源线。
- 接地平面有助于散热和降低 EMI 噪声拾取。
- 外部组件的位置应尽量靠近器件。该配置可防止产生寄生误差（如塞贝克效应）。
- 考虑在关键走线周围设定驱动型低阻抗保护环。这样可显著减少附近走线在不同电势下产生的泄漏电流。

11.2 布局示例

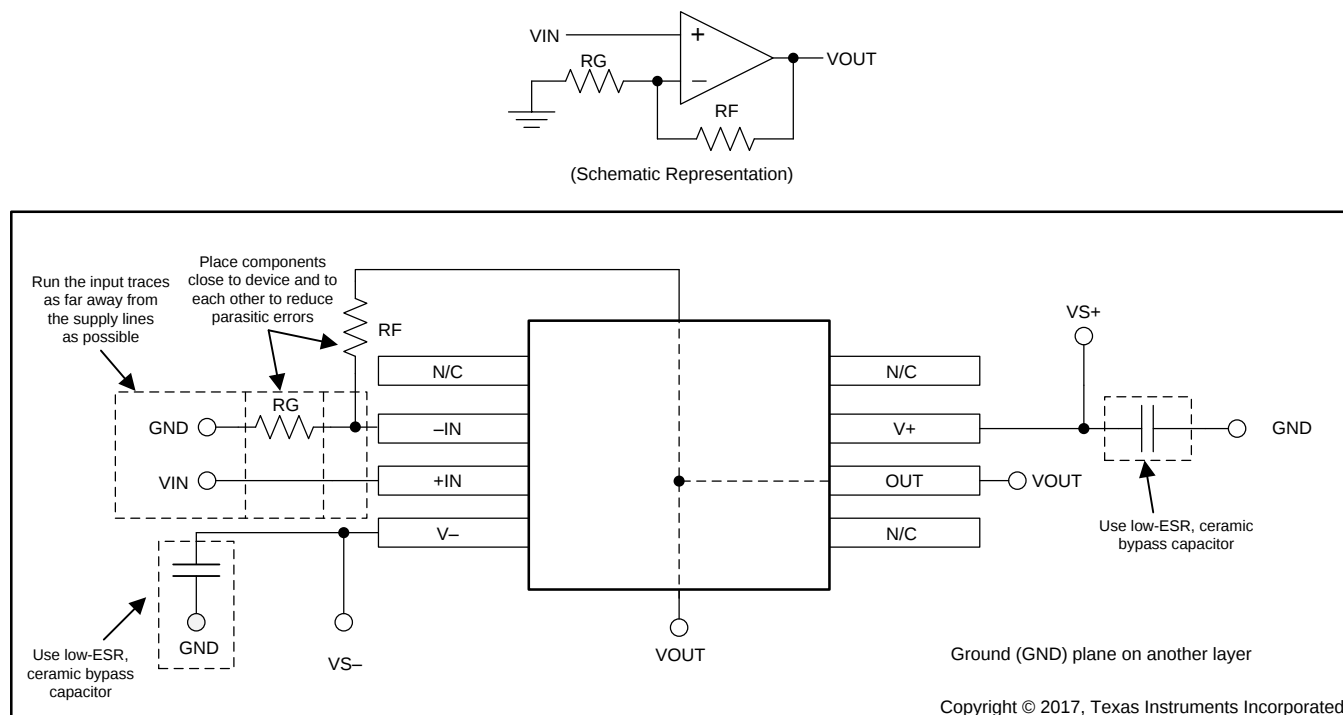


图 51. 布局示例

12 器件和文档支持

12.1 器件支持

12.1.1 开发支持

12.1.1.1 TINA-TI™ (免费下载软件)

TINA™是一款简单、功能强大且易于使用的电路仿真程序，此程序基于 SPICE 引擎。TINA-TI 是 TINA 软件的一款免费全功能版本，除了一系列无源和有源模型外，此版本软件还预先载入了一个宏模型库。TINA-TI 提供所有传统的 SPICE 直流、瞬态和频域分析，以及其他设计功能。

TINA-TI 可免费下载，它提供全面的后续处理能力，使得用户能够以多种方式形成结果。虚拟仪器为用户提供选择输入波形和探测电路节点、电压和波形的功能，从而创建一个动态的快速入门工具。

12.2 文档支持

12.2.1 相关文档

请参阅如下相关文档：

- 《运算放大器的 EMI 抑制比》(文献编号：SBOA128)
- 《反馈曲线图定义运算放大器交流性能》(文献编号：SBOA015)
- 《电阻式温度检测器的模拟线性化》(SLYT442)
- 《高侧电压电流 (V-I) 转换器》(文献编号：SLAU502)

12.3 接收文档更新通知

如需接收文档更新通知，请访问 ti.com 上的器件产品文件夹。请单击右上角的通知我 进行注册，即可收到任意产品信息更改每周摘要。有关更改的详细信息，请查看任意已修订文档中包含的修订历史记录。

12.4 社区资源

下列链接提供到 TI 社区资源的连接。链接的内容由各个分销商“按照原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的《使用条款》。

TI E2E™ 在线社区 TI 的工程师对工程师 (E2E) 社区。此社区的创建目的在于促进工程师之间的协作。在 e2e.ti.com 中，您可以咨询问题、分享知识、拓展思路并与同行工程师一道帮助解决问题。

设计支持 TI 参考设计支持 可帮助您快速查找有帮助的 E2E 论坛、设计支持工具以及技术支持的联系信息。

12.5 商标

德州仪器 (TI), E2E are trademarks of Texas Instruments.

TINA-TI is a trademark of Texas Instruments, Inc and DesignSoft, Inc.

Bluetooth is a registered trademark of Bluetooth SIG, Inc.

DesignSoft, TINA are trademarks of DesignSoft, Inc.

All other trademarks are the property of their respective owners.

12.6 静电放电警告



ESD 可能会损坏该集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理措施和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

12.7 Glossary

[SLYZ022](#) — *TI Glossary*.

This glossary lists and explains terms, acronyms, and definitions.

13 机械、封装和可订购信息

以下页面包括机械、封装和可订购信息。这些信息是指定器件的最新可用数据。这些数据发生变化时，我们可能不会另行通知或修订此文档。如欲获取此产品说明书的浏览器版本，请参阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
OPA188AID	Active	Production	SOIC (D) 8	75 TUBE	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	OPA188
OPA188AID.B	Active	Production	SOIC (D) 8	75 TUBE	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	OPA188
OPA188AIDBVR	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	QXZ
OPA188AIDBVR.B	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	QXZ
OPA188AIDBVRG4	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	QXZ
OPA188AIDBVRG4.B	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	QXZ
OPA188AIDBVT	Active	Production	SOT-23 (DBV) 5	250 SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	QXZ
OPA188AIDBVT.B	Active	Production	SOT-23 (DBV) 5	250 SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	QXZ
OPA188AIDGKR	Active	Production	VSSOP (DGK) 8	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	QXX
OPA188AIDGKR.B	Active	Production	VSSOP (DGK) 8	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	QXX
OPA188AIDGKT	Active	Production	VSSOP (DGK) 8	250 SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	QXX
OPA188AIDGKT.B	Active	Production	VSSOP (DGK) 8	250 SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	QXX
OPA188AIDR	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	OPA188
OPA188AIDR.B	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	OPA188
OPA188AIDRG4	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	OPA188
OPA188AIDRG4.B	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	OPA188

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) Part marking: There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF OPA188 :

- Automotive : [OPA188-Q1](#)

NOTE: Qualified Version Definitions:

- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

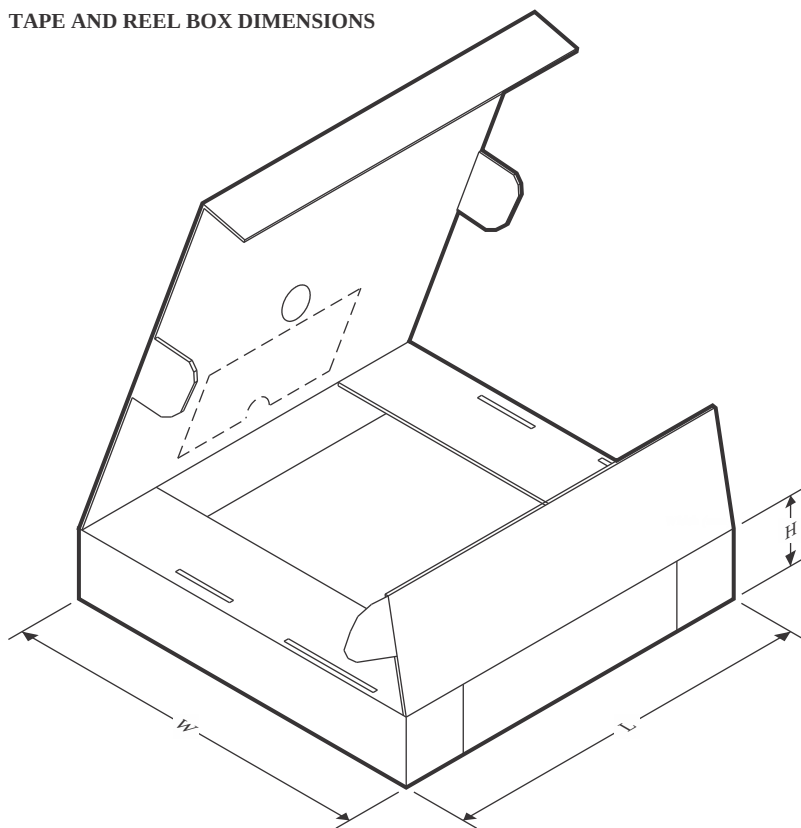
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
OPA188AIDBVR	SOT-23	DBV	5	3000	180.0	8.4	3.23	3.17	1.37	4.0	8.0	Q3
OPA188AIDBVRG4	SOT-23	DBV	5	3000	180.0	8.4	3.23	3.17	1.37	4.0	8.0	Q3
OPA188AIDBVT	SOT-23	DBV	5	250	180.0	8.4	3.23	3.17	1.37	4.0	8.0	Q3
OPA188AIDGKR	VSSOP	DGK	8	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
OPA188AIDGKT	VSSOP	DGK	8	250	177.8	12.4	5.3	3.4	1.4	8.0	12.0	Q1
OPA188AIDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
OPA188AIDRG4	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

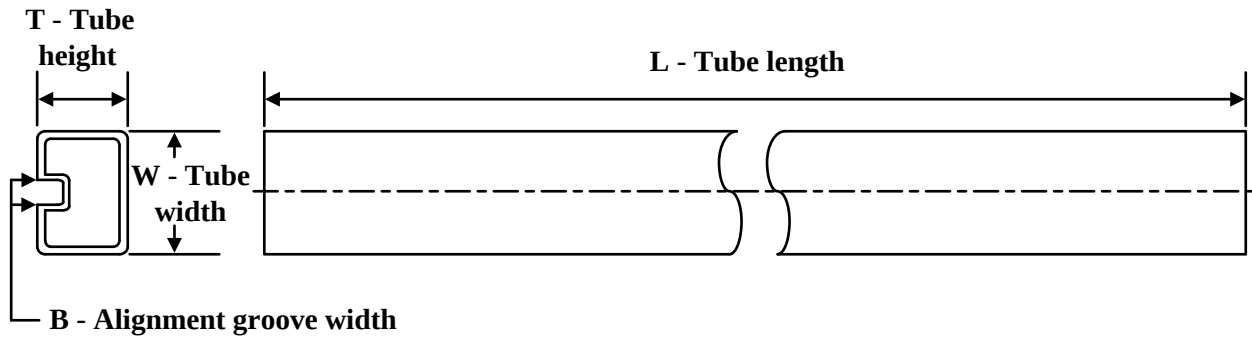
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
OPA188AIDBVR	SOT-23	DBV	5	3000	202.0	201.0	28.0
OPA188AIDBVRG4	SOT-23	DBV	5	3000	202.0	201.0	28.0
OPA188AIDBVT	SOT-23	DBV	5	250	202.0	201.0	28.0
OPA188AIDGKR	VSSOP	DGK	8	2500	346.0	346.0	29.0
OPA188AIDGKT	VSSOP	DGK	8	250	202.0	201.0	28.0
OPA188AIDR	SOIC	D	8	2500	353.0	353.0	32.0
OPA188AIDRG4	SOIC	D	8	2500	353.0	353.0	32.0

TUBE



*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μm)	B (mm)
OPA188AID	D	SOIC	8	75	506.6	8	3940	4.32
OPA188AID.B	D	SOIC	8	75	506.6	8	3940	4.32



PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



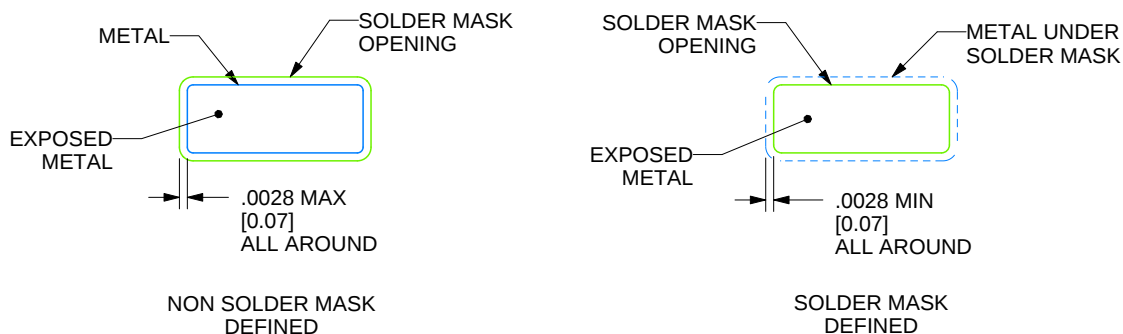
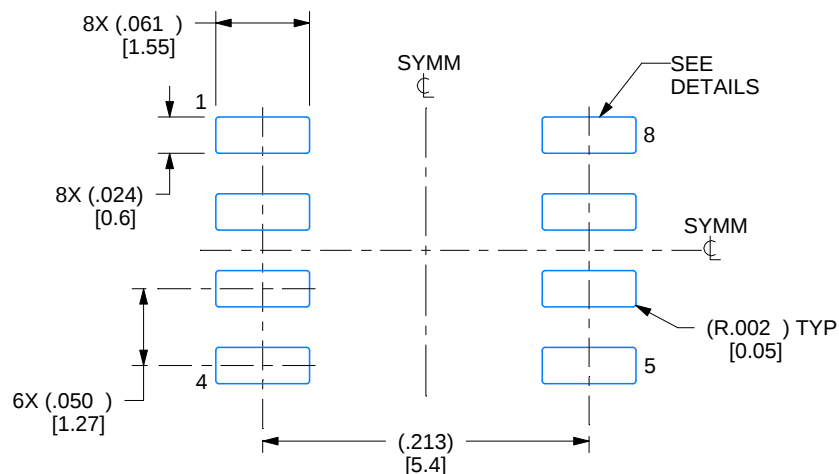
1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.

EXAMPLE BOARD LAYOUT

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



4214825/C 02/2019

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

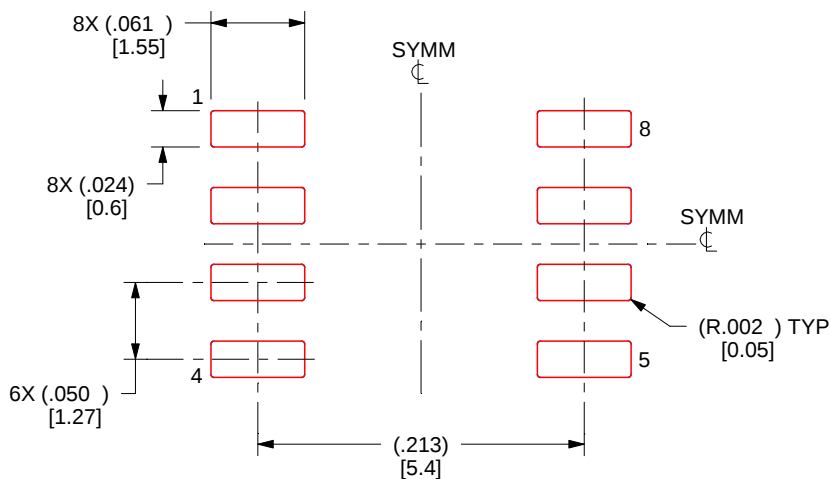
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.



SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



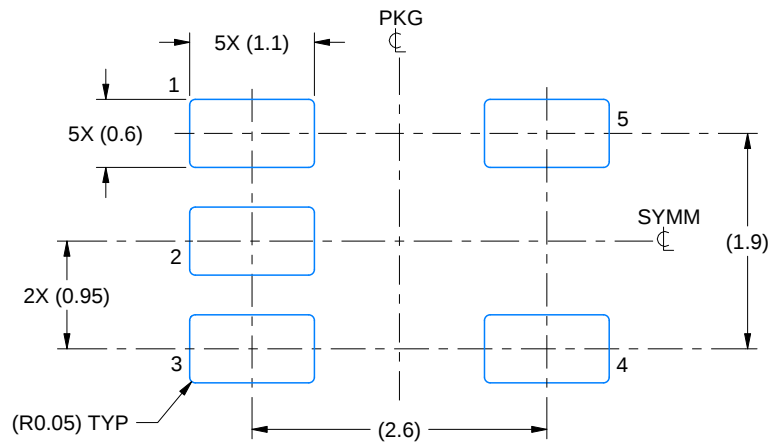
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC MO-178.
4. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25 mm per side.
5. Support pin may differ or may not be present.

EXAMPLE BOARD LAYOUT

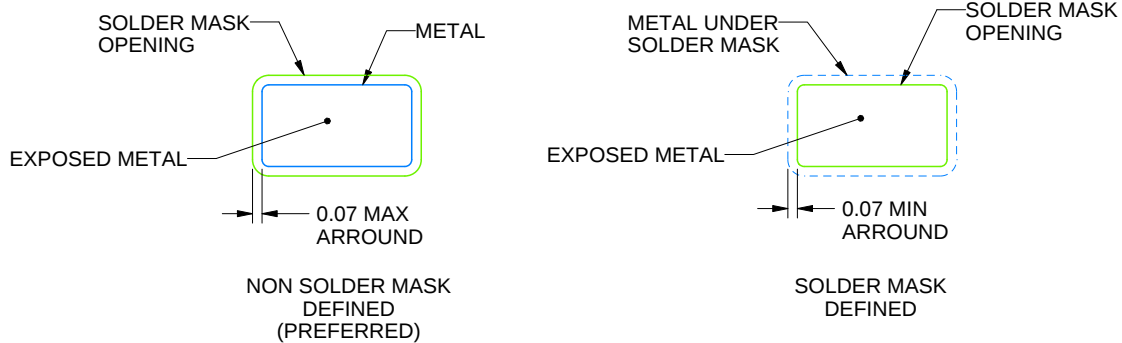
DBV0005A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4214839/K 08/2024

NOTES: (continued)

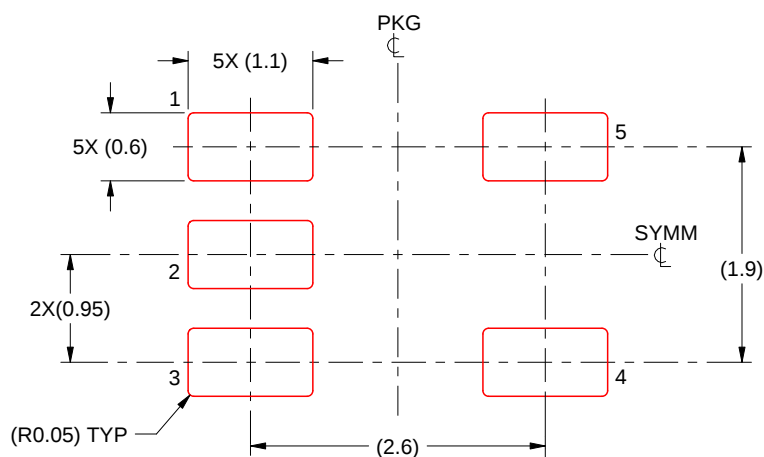
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DBV0005A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



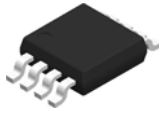
SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214839/K 08/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

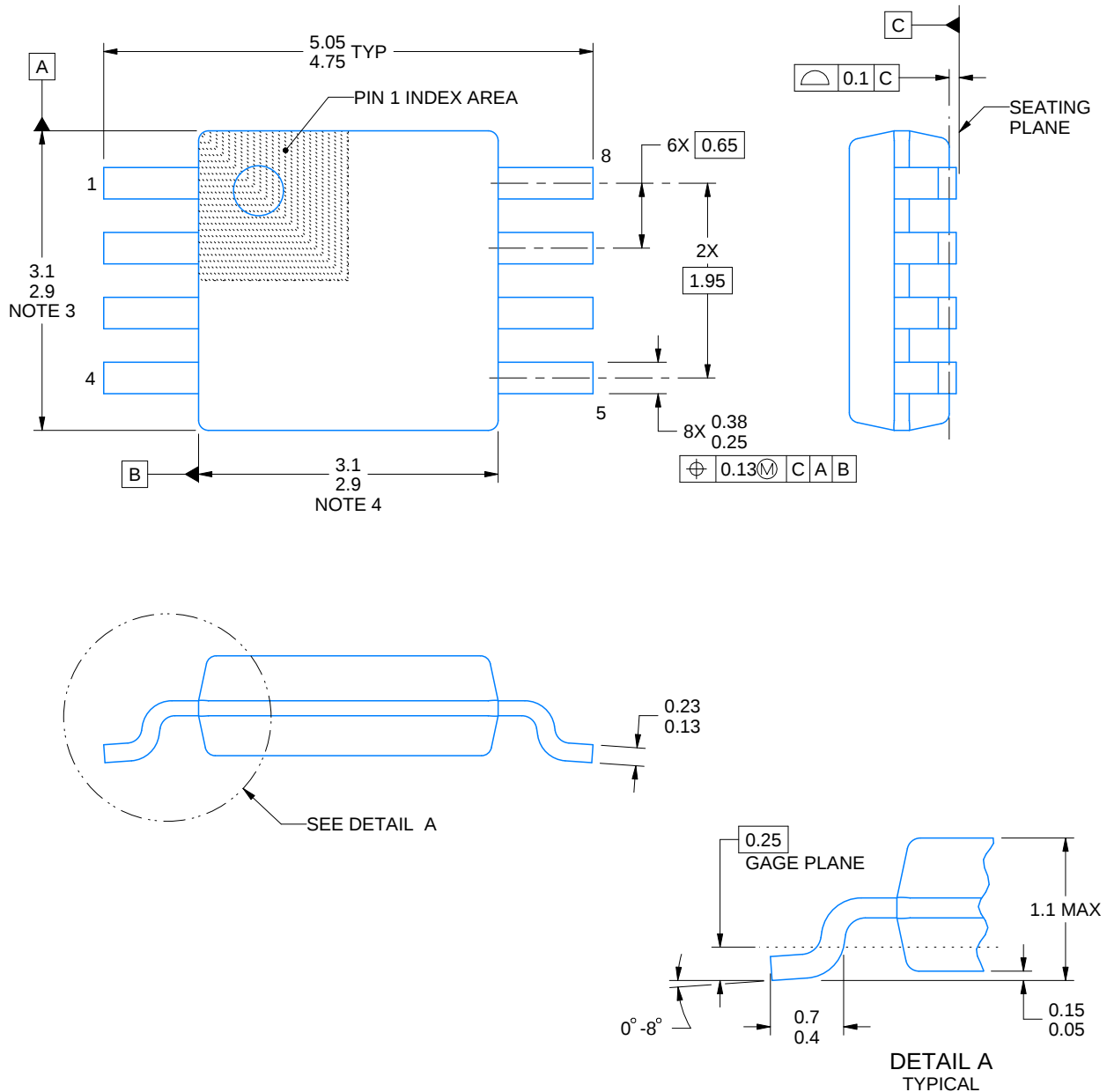
DGK0008A



PACKAGE OUTLINE

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



4214862/A 04/2023

NOTES:

PowerPAD is a trademark of Texas Instruments.

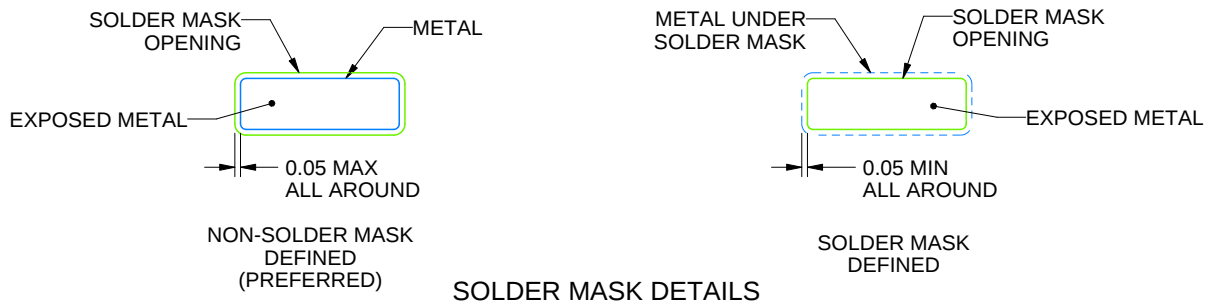
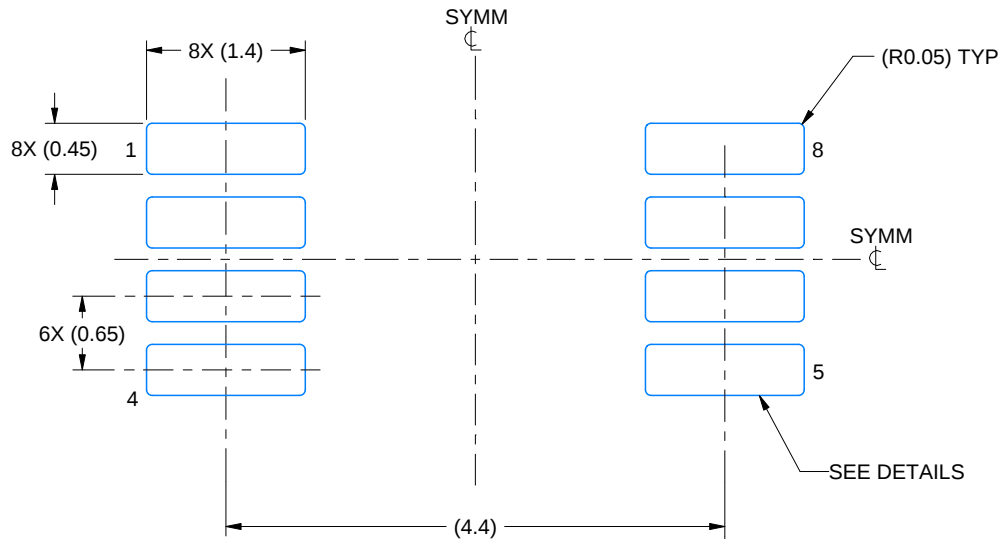
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-187.

EXAMPLE BOARD LAYOUT

DGK0008A

™ VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



4214862/A 04/2023

NOTES: (continued)

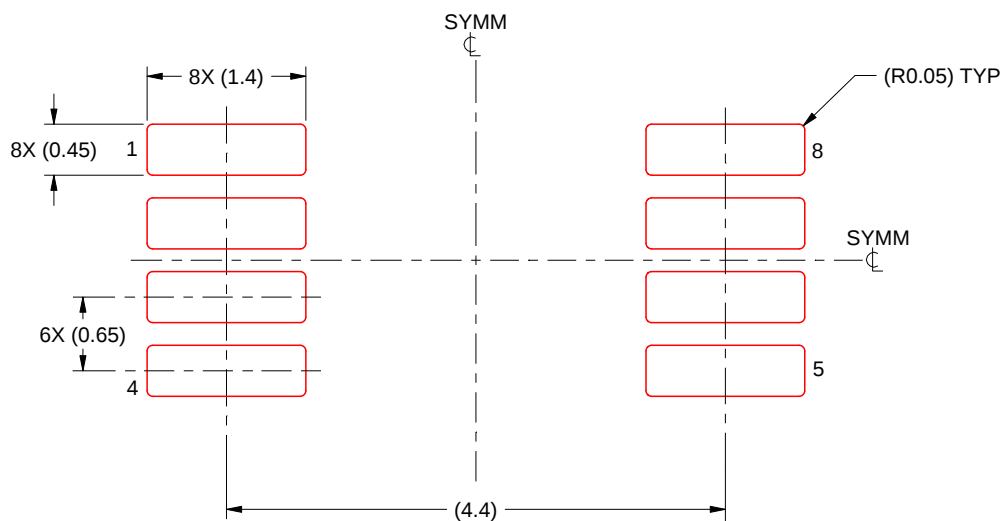
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.
9. Size of metal pad may vary due to creepage requirement.

EXAMPLE STENCIL DESIGN

DGK0008A

TM VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
SCALE: 15X

4214862/A 04/2023

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司